

35  
#3 4-7-02  
Priority papers

BOX PATENT APPLICATION  
Attorney Docket No. 24892

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of:

Tsuyoshi OKI; Atsushi HAYAMI

Serial No. Not Yet Assigned

Filed: January 25, 2002

For: **SYNCHRONOUS SIGNAL GENERATING METHOD, RECORDING  
APPARATUS, TRANSMITTING APPARATUS, RECORDING MEDIUM  
AND TRANSMISSION MEDIUM**



**REQUEST FOR PRIORITY UNDER 35 U.S.C. §119**

Commissioner of Patents  
Washington, D.C. 20231

Sir:

In the matter of the above-captioned application, notice is hereby given that the Applicant claims as priority date February 2, 2001, the filing date of the corresponding application filed in JAPAN, bearing Application Number P2001-026967. Applicant also claims as priority date June 12, 2001, the filing date of the corresponding application filed in JAPAN, bearing Application Number P2001-177408.

A Certified Copy of the corresponding applications are submitted herewith.

Respectfully submitted,  
**NATH & ASSOCIATES PLLC**

Date: January 25, 2002

By: Gary M. Nath

Gary M. Nath  
Reg. No. 26,965  
Customer No. 20529

**NATH & ASSOCIATES PLLC**  
6<sup>TH</sup> Floor  
1030 15<sup>th</sup> Street, N.W.  
Washington, D.C. 20005  
(202)-775-8383  
GMN/lis (Priority)

JAPAN PATENT OFFICE



This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: February 2, 2001

Application Number: 2001-026967

Applicant(s): VICTOR COMPANY OF JAPAN, LIMITED

December 21, 2001

Commissioner,  
Japan Patent Office

Kozo Oikawa

Number of Certification: 2001-3110350

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

cc868 U.S. PTO  
10/054786  
01/25/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office

出 願 年 月 日  
Date of Application:

2001年 2月 2日

出 願 番 号  
Application Number:

特願2001-026967

出 願 人  
Applicant(s):

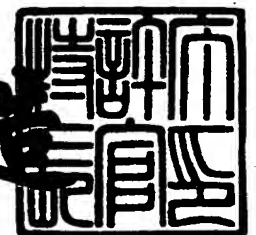
日本ビクター株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年12月21日

特許庁長官  
Commissioner,  
Japan Patent Office

及川耕造



【書類名】 特許願

【整理番号】 412001498

【提出日】 平成13年 2月 2日

【あて先】 特許庁長官殿

【国際特許分類】 H03M 7/14  
G11B 20/14

【発明の名称】 同期信号生成方法、記録装置、伝送装置、記録媒体及び  
伝送媒体

【請求項の数】 8

【発明者】

    【住所又は居所】 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビ  
        クター株式会社内

    【氏名】 沖 剛

【発明者】

    【住所又は居所】 神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビ  
        クター株式会社内

    【氏名】 速水 淳

【特許出願人】

    【識別番号】 000004329

    【氏名又は名称】 日本ビクター株式会社

    【代表者】 守隨 武雄

【代理人】

    【識別番号】 100083806

    【弁理士】

    【氏名又は名称】 三好 秀和

    【電話番号】 03-3504-3075

【選任した代理人】

    【識別番号】 100068342

    【弁理士】

【氏名又は名称】 三好 保男

【選任した代理人】

【識別番号】 100100712

【弁理士】

【氏名又は名称】 岩▲崎▼ 幸邦

【選任した代理人】

【識別番号】 100087365

【弁理士】

【氏名又は名称】 栗原 彰

【選任した代理人】

【識別番号】 100079946

【弁理士】

【氏名又は名称】 横屋 赳夫

【選任した代理人】

【識別番号】 100100929

【弁理士】

【氏名又は名称】 川又 澄雄

【選任した代理人】

【識別番号】 100108707

【弁理士】

【氏名又は名称】 中村 友之

【選任した代理人】

【識別番号】 100095500

【弁理士】

【氏名又は名称】 伊藤 正和

【選任した代理人】

【識別番号】 100101247

【弁理士】

【氏名又は名称】 高橋 俊一

【選任した代理人】

【識別番号】 100098327

【弁理士】

【氏名又は名称】 高松 俊雄

【手数料の表示】

【予納台帳番号】 001982

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9802012

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 同期信号生成方法、記録装置、伝送装置、記録媒体及び伝送媒体

【特許請求の範囲】

【請求項 1】  $p$  ビットの入力データ語を複数の符号化テーブルを用いて  $q$  ビット（但し、 $q > p$ ）の符号語を得るように変調を行うに際し、前記複数の符号化テーブルは、それぞれの入力データ語に対応して、符号語と、この符号語に直接結合しても所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語を変調するのに使用する符号化テーブルを示す状態情報とを格納しており、且つ、前記複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語に対応して格納されているそれぞれの符号語中の「1」の数が D S V 制御可能となるように一方が偶数個あるならば他方は奇数個となるように偶奇性を有して割り当てられており、前記所定の入力データ語を変調する際に、前記特定の符号化テーブルを用いて変調した符号語から得られる D S V 値の絶対値と、前記他の特定の符号化テーブルを用いて変調した符号語から得られる D S V 値の絶対値のうち、絶対値が小さい方の符号語を選択することにより、D S V 制御を行いつつ前記所定のランレングス制限規則を満たして出力する符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して同期フレームを生成する同期信号生成方法において、

前記同期信号は、前記所定のランレングス制限規則を満たす前記符号語列に対して分離可能であり、且つ、1 セクタ内における位置を識別するための特定コードと、前記所定のランレングス制限規則における最大ラン長よりも  $1T$ （但し、 $T$  は前記符号語のチャネルビット周期）以上大なるラン長の第 1 ビットパターン及びこの第 1 ビットパターンに続いて最小ラン長よりも大なるラン長の第 2 ビットパターンとからなる同期パターンとで構成したことを特徴とする同期信号生成方法。

【請求項 2】 請求項 1 記載の同期信号生成方法において、

前記同期パターンは、これに後続する符号語の一部を含むことを特徴とする同

期信号生成方法。

【請求項 3】 請求項 1 又は請求項 2 記載の同期信号生成方法において、  
前記複数の符号化テーブルと対応して複数の同期信号テーブルが用意され、且つ、各同期信号テーブル内には前記同期信号を生成するための同期信号ビットパターンが複数設定されていると共に、各同期信号ビットパターンは、「1」の数が一方が偶数個あるならば他方は奇数個となるように偶奇性を有した 2 つのビットパターンのいずれかを D S V 制御により選択可能とすることを特徴とする同期信号生成方法。

【請求項 4】 請求項 1 ～請求項 3 のいずれか 1 項記載の同期信号生成方法において、

前記 p ビットは 8 ビット、前記 q ビットは 1 5 ビットであり、前記ランレングス制限規則は、前記同期信号を除いて、前記符号語を N R Z I 変換した信号の最小ラン長が 3 T であり、且つ、最大ラン長が 1 1 T, 1 2 T, 1 3 T, 1 4 T のうちのいずれかであることを特徴とする同期信号生成方法。

【請求項 5】 p ビットの入力データ語を複数の符号化テーブルを用いて q ビット（但し、 $q > p$ ）の符号語を得るように変調を行うに際し、前記複数の符号化テーブルは、それぞれの入力データ語に対応して、符号語と、この符号語に直接結合しても所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語を変調するのに使用する符号化テーブルを示す状態情報とを格納しており、且つ、前記複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語に対応して格納されているそれぞれの符号語中の「1」の数が D S V 制御可能となるように一方が偶数個あるならば他方は奇数個となるように偶奇性を有して割り当てられており、前記所定の入力データ語を変調する際に、前記特定の符号化テーブルを用いて変調した符号語から得られる D S V 値の絶対値と、前記他の特定の符号化テーブルを用いて変調した符号語から得られる D S V 値の絶対値のうち、絶対値が小さい方の符号語を選択することにより、D S V 制御を行いつつ前記所定のランレングス制限規則を満たして出力する符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して同期フレームを生成して記録媒体に順次記録す

る記録装置において、

前記同期信号は、前記所定のランレングス制限規則を満たす前記符号語列に対して分離可能であり、且つ、1セクタ内における位置を識別するための特定コードと、前記所定のランレングス制限規則における最大ラン長よりも1T（但し、Tは前記符号語のチャンネルビット周期）以上大なるラン長の第1ビットパターン及びこの第1ビットパターンに続いて最小ラン長よりも大なるラン長の第2ビットパターンとからなる同期パターンとで構成したことを特徴とする記録装置。

【請求項6】 pビットの入力データ語を複数の符号化テーブルを用いてqの符号化テーブルは、それぞれの入力データ語に対応して、符号語と、この符号語に直接結合しても所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語を変調するのに使用する符号化テーブルを示す状態情報とを格納しており、且つ、前記複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語に対応して格納されているそれぞれの符号語中の「1」の数がDSV制御可能となるように一方が偶数個あるならば他方は奇数個となるように偶奇性を有して割り当てられており、前記所定の入力データ語を変調する際に、前記特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値と、前記他の特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値のうち、絶対値が小さい方の符号語を選択することにより、DSV制御を行いつつ前記所定のランレングス制限規則を満たして出力する符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して同期フレームを生成して無線又は有線で順次伝送する伝送装置において、

前記同期信号は、前記所定のランレングス制限規則を満たす前記符号語列に対して分離可能であり、且つ、1セクタ内における位置を識別するための特定コードと、前記所定のランレングス制限規則における最大ラン長よりも1T（但し、Tは前記符号語のチャンネルビット周期）以上大なるラン長の第1ビットパターン及びこの第1ビットパターンに続いて最小ラン長よりも大なるラン長の第2ビットパターンとからなる同期パターンとで構成したことを特徴とする伝送装置。

【請求項7】 請求項1～請求項4のいずれか1項記載の同期信号生成方法

を用いて記録されたことを特徴とする記録媒体。

【請求項 8】 請求項 1 ～ 請求項 4 のいずれか 1 項記載の同期信号生成方法を用いて伝送されたことを特徴とする伝送媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、 $p$  ビットの入力データ語を複数の符号化テーブルを用いて  $q$  ビット（ただし、 $q > p$ ）の符号語に変換し、この符号語同士を直接結合した符号語列を光ディスクや磁気ディスクなどの記録媒体に記録して再生したり、又は、符号語列を伝送部を介して伝送する際に、高密度化に伴って符号化レートを高めた上で、符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して、この符号語列から同期信号を確実に分離して精度良くデジタルデータの再生を行うための同期信号生成方法、記録装置、伝送装置、記録媒体及び伝送媒体に関するものである。

【0002】

【従来の技術】

一般に、光ディスクに記録されるピット長は、記録再生の光伝送特性や、ピット生成に関わる物理的な制約から最小ランレングス（最小ピット長又は最小ランド長）の制限、クロック再生のしやすさから最大ランレングス（最大ピット長又は最大ランド長）の制限、さらにはサーボ帯域などの保護のために、被記録信号の低域成分の抑圧特性を持つように記録信号を変調する必用がある。

【0003】

この制限を満たす従来の変調方式のうち、最小ランレングス（＝最小反転間隔とも呼称する）を  $3T$ （ $T$ ＝チャネルビットの周期）、最大ランレングス（＝最大反転間隔とも呼称する）を  $11T$  としたものに、CD（コンパクト・ディスク）に用いられている EFM（Eight to Fourteen Modulation：8－14 変調）方式や、DVD（デジタル・バーサタイル・ディスク）に用いられている EFM＋方式が知られている。

【0004】

まず、CD（コンパクト・ディスク）に用いられているEFM変調では、入力した8ビット（1バイト）のデジタルデータを、最小ランレングスが3T、最大ランレングスが11Tになるラン長制限を満たすような14ビットのランレングスリミテッドコード（以下、符号語と記す）に変換し、且つ、変換した符号語の間にDSV（Digital Sum Value）制御用及びランレングス制限規則保持用として3ビットの接続ビットを付加したものをEFM変調信号として生成している。

## 【0005】

この際、最小ランレングスが3Tでは、符号語中の論理値「1」と「1」との間に「0」の数が最小で $d = 2$ 個含まれており、一方、最大ランレングスが11Tでは、符号語中の論理値「1」と「1」との間に「0」の数が最大で $k = 10$ 個含まれている。そして、変調された信号の直流成分や低周波成分を減少させるためにDSV制御用及びランレングス制限規則保持用として設けた3ビットの接続ビットを14ビットの符号語の間に接続しても、EFM変調信号は最小ランレングスが3T、最大ランレングスが11Tになるランレングス制限規則 $RLL(d, k) = RLL(2, 10)$ を満たしている。

## 【0006】

更に、CDにおいては、このEFM変調信号に、同期信号を付加したものが記録されている。この際、かかるEFM変調信号による符号語列中には、上記最大ランレングス11Tの繰り返しパターン、すなわち、11T-11Tからなる繰り返しパターンが存在しないようにしておき、この11T-11Tからなる繰り返しパターンを同期信号としている。

## 【0007】

また、CDを再生するためのCDプレーヤにおいては、CDから読み取られた信号中から、上記した11T-11Tからなる繰り返しパターンを検出することにより、同期信号の抽出を行っているものである。

## 【0008】

次に、DVD（デジタル・バーサタイル・ディスク）に用いられているEFM+方式では、入力した8ビットのデジタルデータを16ビットの符号語に変換

し、この符号語同士を接続ビットを用いることなく直接結合して、最小ランレングスが 3 T、最大ランレングスが 11 T のランレングス制限規則 RLL (2, 10) を満足するように 8 - 16 変調する方式である。

#### 【0009】

##### 【発明が解決しようとする課題】

ところで、上記したように、CD プレーヤでは、CD から読み取られた信号中から、上記した 11 T - 11 T からなる繰り返しパターンによる同期信号の抽出が可能なものの、今後、DVD よりも更に高密度化した光ディスクなどの記録媒体、更に、変調信号を高密度に伝送する伝送媒体では、その情報読み取り時に符号間干渉の影響を大きく受ける。この際、CD に用いられている同期信号を仮に採用するとしたら、11 T - 11 T からなる繰り返しパターンによる同期信号が、11 T - 10 T、あるいは 10 T - 11 T の如きパターンに変化して読み取られてしまう。又、逆に、EFM 変調信号としての 10 T - 11 T、あるいは 11 T - 10 T なるデータパターンが、11 T - 11 T の繰り返しパターンに変化してしまい、これを同期信号と誤検出してしまう場合が生じる。

#### 【0010】

これに伴って、光ディスクなどの記録媒体への高密度記録、あるいは高密度データ伝送において、同期信号の検出に誤りが生ずる頻度が増加し、同期外れによるバーストエラーが生じ易くなる。

#### 【0011】

一方、EFM+ 方式を適用した DVD では、同期信号が 14 T - 4 T に設定されているため、上記した問題点は解除されるものの、符号化レートが低いという問題点が生じている。

#### 【0012】

そこで、p ビットの入力データ語を q ビット (ただし、 $q > p$ ) の符号語に変換し、この符号語同士を直接結合した符号語列を光ディスクや磁気ディスクなどの記録媒体に記録して再生したり、又は、符号語列を伝送部を介して伝送する際に、高密度化に伴って符号化レートを高めた上で、符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して、この符号語列から同期信号を确实

に分離して精度良くデジタルデータの再生を行うための同期信号生成方法、記録装置、伝送装置、記録媒体及び伝送媒体が望まれている。

### 【 0 0 1 3.】

#### 【課題を解決するための手段】

本発明は上記課題に鑑みてなされたものであり、第1の発明は、 $p$ ビットの入力データ語を複数の符号化テーブルを用いて $q$ ビット（但し、 $q > p$ ）の符号語を得るように変調を行うに際し、前記複数の符号化テーブルは、それぞれの入力データ語に対応して、符号語と、この符号語に直接結合しても所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語を変調するのに使用する符号化テーブルを示す状態情報とを格納しており、且つ、前記複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語に対応して格納されているそれぞれの符号語中の「1」の数がDSV制御可能となるように一方が偶数個あるならば他方は奇数個となるように偶奇性を有して割り当てられており、前記所定の入力データ語を変調する際に、前記特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値と、前記他の特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値のうち、絶対値が小さい方の符号語を選択することにより、DSV制御を行いつつ前記所定のランレングス制限規則を満たして出力する符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して同期フレームを生成する同期信号生成方法において、

前記同期信号は、前記所定のランレングス制限規則を満たす前記符号語列に対して分離可能であり、且つ、1セクタ内における位置を識別するための特定コードと、前記所定のランレングス制限規則における最大ラン長よりも $1T$ （但し、 $T$ は前記符号語のチャネルビット周期）以上大なるラン長の第1ビットパターン及びこの第1ビットパターンに続いて最小ラン長よりも大なるラン長の第2ビットパターンとからなる同期パターンとで構成したことを特徴とする同期信号生成方法である。

### 【 0 0 1 4】

また、第2の発明は、上記した第1の発明の同期信号生成方法において、

前記同期パターンは、これに後続する符号語の一部を含むことを特徴とする同期信号生成方法である。

【 0 0 1 5 】

また、第 3 の発明は、上記した第 1 又は第 2 の発明の同期信号生成方法において、

前記複数の符号化テーブルと対応して複数の同期信号テーブルが用意され、且つ、各同期信号テーブル内には前記同期信号を生成するための同期信号ビットパターンが複数設定されていると共に、各同期信号ビットパターンは、「1」の数が一方が偶数個あるならば他方は奇数個となるように偶奇性を有した 2 つのビットパターンのいずれかを D S V 制御により選択可能とすることを特徴とする同期信号生成方法である。

【 0 0 1 6 】

また、第 4 の発明は、上記した第 1 ～第 3 のいずれか発明の同期信号生成方法において、

前記 p ビットは 8 ビット、前記 q ビットは 1 5 ビットであり、前記ランレングス制限規則は、前記同期信号を除いて、前記符号語を N R Z I 変換した信号の最小ラン長が 3 T であり、且つ、最大ラン長が 1 1 T, 1 2 T, 1 3 T, 1 4 T のうちのいずれかであることを特徴とする同期信号生成方法である。

【 0 0 1 7 】

また、第 5 の発明は、p ビットの入力データ語を複数の符号化テーブルを用いて q ビット（但し、 $q > p$ ）の符号語を得るように変調を行うに際し、前記複数の符号化テーブルは、それぞれの入力データ語に対応して、符号語と、この符号語に直接結合しても所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語を変調するのに使用する符号化テーブルを示す状態情報とを格納しており、且つ、前記複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語に対応して格納されているそれぞれの符号語中の「1」の数が D S V 制御可能となるように一方が偶数個あるならば他方は奇数個となるように偶奇性を有して割り当てられており、前記所定の入力データ語を変調する際に、前記特定の符号化テーブ

ルを用いて変調した符号語から得られるDSV値の絶対値と、前記他の特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値のうち、絶対値が小さい方の符号語を選択することにより、DSV制御を行いつつ前記所定のランレングス制限規則を満たして出力する符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して同期フレームを生成して記録媒体に順次記録する記録装置において、

前記同期信号は、前記所定のランレングス制限規則を満たす前記符号語列に対して分離可能であり、且つ、1セクタ内における位置を識別するための特定コードと、前記所定のランレングス制限規則における最大ラン長よりも1T（但し、Tは前記符号語のチャンネルビット周期）以上大なるラン長の第1ビットパターン及びこの第1ビットパターンに続いて最小ラン長よりも大なるラン長の第2ビットパターンとからなる同期パターンとで構成したことを特徴とする記録装置である。

#### 【 0 0 1 8 】

また、第6の発明は、pビットの入力データ語を複数の符号化テーブルを用いてqビット（但し、 $q > p$ ）の符号語を得るように変調を行うに際し、前記複数の符号化テーブルは、それぞれの入力データ語に対応して、符号語と、この符号語に直接結合しても所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語を変調するのに使用する符号化テーブルを示す状態情報とを格納しており、且つ、前記複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語に対応して格納されているそれぞれの符号語中の「1」の数がDSV制御可能となるように一方が偶数個あるならば他方は奇数個となるように偶奇性を有して割り当てられており、前記所定の入力データ語を変調する際に、前記特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値と、前記他の特定の符号化テーブルを用いて変調した符号語から得られるDSV値の絶対値のうち、絶対値が小さい方の符号語を選択することにより、DSV制御を行いつつ前記所定のランレングス制限規則を満たして出力する符号語列に再生データ復号用の同期信号を所定の符号語数ごとに挿入して同期フレームを生成して無線又は有線で順

次伝送する伝送装置において、

前記同期信号は、前記所定のランレングス制限規則を満たす前記符号語列に対して分離可能であり、且つ、1セクタ内における位置を識別するための特定コードと、前記所定のランレングス制限規則における最大ラン長よりも1T（但し、Tは前記符号語のチャンネルビット周期）以上大なるラン長の第1ビットパターン及びこの第1ビットパターンに続いて最小ラン長よりも大なるラン長の第2ビットパターンとからなる同期パターンとで構成したことを特徴とする伝送装置である。

【0019】

また、第7の発明は、上記した第1～第4のいずれかの発明の同期信号生成方法を用いて記録されたことを特徴とする記録媒体である。

【0020】

また、第8の発明は、上記した第1～第4のいずれかの発明の同期信号生成方法を用いて伝送されたことを特徴とする伝送媒体である。

【0021】

【発明の実施の形態】

以下に本発明に係る同期信号生成方法、記録装置、伝送装置、記録媒体及び伝送媒体の一実施例を、図1乃至図16を参照して項目順に詳細に説明する。

【0022】

<同期信号生成方法、記録装置、記録媒体>

図1は本発明に係る同期信号生成方法、記録装置の一実施の形態を適用したディスク記録装置を示したブロック図である。

【0023】

図1に示した如く、本発明に係る同期信号生成方法、記録装置の一実施の形態を適用したディスク記録装置10は、フォーマット部11と、8-15変調部12と、記録駆動回路13とから概略構成されており、このディスク記録装置10に入力された映像や音声などの情報に関するデジタル信号をフォーマット部11を経て8-15変調部12で8-15変調して、8-15変調した信号を記録駆動回路13で光ディスクや磁気ディスクなどに記録することで、本発明に係る

記録媒体 2 0 を得る装置である。

【 0 0 2 4 】

まず、映像や音声などの情報に関するデジタル信号は入力時にビット数  $p = 8$  ビットの入力データ語  $SCt$  が連続したものであり、且つ、この入力データ語  $SCt$  が一緒に記録される制御信号等と共にフォーマット部 1 1 に入力されて、ここで誤り訂正符号などが付加された後、記録媒体 2 0 の記録フォーマットに合わせた制御フォーマットに変換される。この後、フォーマット部 1 1 からソースコードとして 8 ビットの入力データ語  $SCt$  が 8 - 1 5 変調部 1 2 に出力される。

【 0 0 2 5 】

次に、8 - 1 5 変調部 1 2 では、ビット数  $p = 8$  ビットの入力データ語  $SCt$  が後述する複数の符号化テーブルを参照してビット数  $q = 1 5$  ビットの符号語に変換（8 - 1 5 変調）されると共に、後述する複数の同期信号テーブルを参照して同期信号を所定の符号語数（例えば 9 1 ワードコード）ごとに挿入し、且つ、同期信号及び複数の符号語からなる符号語列を NRZI 変換した後に DSV (Digital Sum Value) 制御を行い、記録信号として記録駆動回路 1 3 に出力している。この後、記録媒体駆動回路 1 3 に供給された記録信号は、ここでの図示を省略するものの、光変調器で光変調を受けた後、対物レンズを有する光学系を介して光ディスクや磁気ディスク等の記録媒体 2 0 上に照射して記録される。この際、上記により得られた記録信号は、記録媒体 2 0 への高密度化に伴って符号化レートを高めた信号である。

【 0 0 2 6 】

ここで、本発明の要部となる 8 - 1 5 変調部 1 2 について、図 2 乃至図 1 5 を用いて更に詳述する。

【 0 0 2 7 】

図 2 は図 1 に示した 8 - 1 5 変調部を説明するためのブロック図である。

図 2 に示した如く、本発明の要部となる 8 - 1 5 変調部 1 2 は、符号選択肢有無検出部 1 2 1 と、複数の符号化テーブル 1 2 3 を備えた符号化テーブルアドレス演算部 1 2 2 と、同期フレーム最終データ検出部 1 3 0 と、複数の同期信号テ

ーブル 1 3 2 を備えた同期信号テーブルアドレス演算部 1 3 1 と、NRZ I 変換部 1 3 3 と、第 1、第 2 のパスメモリ 1 2 5、1 2 7 と、第 1、第 2 の D S V 演算メモリ 1 2 4、1 2 6 と、絶対値比較部 1 2 8 と、メモリ制御／記録信号出力部 1 2 9 とから構成されている。

#### 【 0 0 2 8 】

上記した 8 - 1 5 変調部 1 2 内の各構成部材の動作を説明する前に、符号化テーブルアドレス演算部 1 2 2 内に備えた複数の符号化テーブル 1 2 3 と、同期信号テーブルアドレス演算部 1 3 1 内に備えた複数の同期信号テーブル 1 3 2 とについて先に説明する。

#### 【 0 0 2 9 】

(符号化テーブルについて)

図 3 ～図 9 は符号化テーブルの一例をその 1 ～その 7 の順に示した図、図 1 0 は図 3 ～図 9 に示した複数の符号化テーブルに対して、次のとりうる状態の符号化テーブルを 5 通りのケースに分別して示した図、図 1 1 は入力データ語に対して複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルとの間で入れ替えする場合を説明するための図である。

#### 【 0 0 3 0 】

図 3 ～図 9 に示した如く、符号化テーブルアドレス演算部 1 2 2 内に備えた複数の符号化テーブル 1 2 3 は、最初に入力する入力データ語に対して符号化テーブルの選択肢の初期値を設定するための初期テーブルと、状態 (= S t a t e) “ 0 ” ～状態 “ 5 ” からなる 6 つの符号化テーブルとが予め用意されている。

#### 【 0 0 3 1 】

また、上記した 6 つの各符号化テーブルは、8 ビットの入力データ語 S C t を 1 0 進数で「 0 」～「 2 5 5 」に割り付けし、且つ、「 0 」～「 2 5 5 」に割り付けた各入力データ語 S C t に対して 2 進数で示した 1 5 ビットの各符号語に変換すると共に、各符号語の右端の数字は、符号語同士の間を直接結合して符号語列を生成しても、所定のランレングス制限規則を満たすような次の符号語を得るために次の入力データ語 S C t を変調するのに使用する符号化テーブルを示す状

態情報 (Next State) をそれぞれ設定している。これをより具体的に説明すると、例えば、図3に示す状態“0”の符号化テーブルを参照すると、入力データ語「0」では状態情報は“4”であり、入力データ語「1」では状態情報が“5”であり、入力データ語「2」では状態情報が“0”であることがわかる。従って、状態“0”の符号化テーブルを使用して入力データ語「0」の変調（符号化）を行ったときには、次の入力データ語 S C t に対しては状態“4”の符号化テーブルを用いて変調を行うことになる。

## 【0032】

また、上記した6つの各符号化テーブルは、入力データ語 S C t が入力されるごとに、最小ランレングスが3 T、最大ランレングスが11 Tとなるランレングス制限規則 R L L (2, 10) を満たすように15ビット（1コードワード）の符号語に変換されるように設定している。この際、従来技術で説明したように、最小ランレングスが3 Tでは、15ビットの符号語中の論理値「1」と「1」との間に「0」の数が最小で  $d = 2$  個含まれ、最大ランレングスが11 Tでは、15ビットの符号語中の論理値「1」と「1」との間に「0」の数が最大で  $k = 10$  個含まれて、ランレングス制限規則  $R L L (d, k) = R L L (2, 10)$  を満たしており、且つ、符号語同士を直接結合した符号語列でもランレングス制限規則 R L L (2, 10) を満たすように設定されている。

## 【0033】

また、上記した6つの各符号化テーブルは、図10に示した如く、前に出力した15ビットの符号語中の L S B 側（下位ビット側）のゼロラン長によって、次に遷移する符号化テーブルのとりうる状態がケース0～ケース4の5通りのケースに分別できるようになっている。

## 【0034】

また、上記した6つの符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルは、予め設定した所定の入力データ語 S C t に対応して格納されているそれぞれの符号語が、D S V 制御をするために15ビット中の「1」の数が一方の符号化テーブルの符号語中に偶数個（又は奇数個）あるならば他方の符号化テーブルの符号語中には奇数個（又は偶数個）あるという偶奇性を備え

ており、それぞれの符号語をNRZI変換した各信号をDSV制御した時に両者のDSV値の極性が+-逆極性となるように符号語が割り当てられている。そして、後述するように、予め設定した所定の入力データ語SCtに対応した特定の符号化テーブルの符号語と、前記と同一の所定の入力データ語SCtに対応した他方の特定の符号化テーブルの符号語との間でDSV値の絶対値が小さくなる方(DSV値が0に近付く方向と等価)を取り得るように符号語を入れ替える態様として、下記するよに第1態様～第3態様が3つ設定されている。これにより、後述するように第1態様～第3態様に対して適合する場合には所定の入力データ語SCtに対して「選択肢あり」と判断され、これ以外の場合には入力データ語SCtに対して「選択肢なし」と判断されるようになっている。

## 【0035】

即ち、第1態様では、特定の符号化テーブルを状態“0”の符号化テーブルとし、他の特定の符号化テーブルを状態“3”の符号化テーブルとした時に、入力データ語「0」～「38」に対応する状態“0”及び状態“3”の各符号化テーブルの各出力符号語をNRZI変換した各信号は、DSV値の極性が逆(符号語に含まれる「1」の数の偶奇性が異なる)となるようになっているものの、後述する図15の8-15変調時のDSV制御フロー図で示すように、復号時のことを考慮して、状態情報“0”を検出した時に入力データ語「0」～「38」に対応した状態“0”の符号化テーブルの各出力符号語は、入力データ語「0」～「38」に対応した状態“3”の符号化テーブルの各出力符号語と入れ替え可能に設定され、且つ、符号語の入れ替えを行ってもランレングス制限規則が維持でき、更に、復号可能になっている。

## 【0036】

これを図11(a)，(b)を用いてより具体的に説明すると、図11(a)に示したように、例えば、入力データ語「16」に対して状態“2”の符号化テーブルを用いて符号語{000000001001001}に変換した時に、次の符号化テーブルは状態情報により状態“0”の符号化テーブルが指定される。これにより、状態情報“0”を検出して、次に入力される例えば入力データ語「6」を状態“0”の符号化テーブルを用いて符号語{0000000000100

100} に変換すると、この符号語 {000000000100100} 中の「1」の数は2個であり偶数個ある。

【0037】

一方、図11 (b) に示したように、入力データ語「16」に対して状態“2”の符号化テーブルを用いて符号語 {000000001001001} に変換した時に、次の符号化テーブルは状態情報により状態“0”の符号化テーブルが指定されているものの、前述したように状態“3”の符号化テーブルと入れ替え可能に設定されているために、入力される入力データ語「6」を状態“3”の符号化テーブルを用いて符号語 {001001000100000} に変換すると、この符号語 {001001000100000} 中の「1」の数は3個であり奇数個ある。従って、入力データ語「6」に対して状態“0”の符号化テーブルと状態“3”の符号化テーブルとは「1」の数に対して偶奇性を備えている。

【0038】

この後、図11 (a), (b) の符号語列に対してNRZI変換を行う。ここで、NRZI変換は、周知の如く、ビット「1」において極性を反転し、ビット「0」において極性を反転せずに変調を行うものであるから、図11 (a), (b) に示した如く各信号が得られる。

【0039】

更にこの後、図11 (a), (b) の符号語列に対してNRZI変換を行った各信号に対して良好なDSV制御を行うためにDSV値を比較して、DSV値の絶対値の小さい方を選択している。このDSV値は、周知の如く、ビット「1」の値を+1、ビット「0」の値を-1として、NRZI変換を行った各信号の開始時点から累積値を求めたものであり、図11 (a) の場合にはDSV値が+2となり、図11 (b) の場合にはDSV値が-10となり、両者の間でDSV値の極性が逆極性となっている。そして、入れ替えしてもランレングス制限規則を維持できるようになっており、更に、復号可能になっている。尚、図11 (a), (b) の例では、図11 (a) の場合の方がDSV値の絶対値が小さいのでこちらを選択すれば良く、通常は過去からの状態に応じてDSV値は変化するものである。

## 【0040】

次に、第2態様では、特定の符号化テーブルを状態“2”の符号化テーブルとし、他の特定の符号化テーブルを状態“4”の符号化テーブルとした時に、状態“2”と状態“4”の各符号化テーブルの入力データ語「0」～「11」及び「26」～「47」についても、上記と同様に「1」の数に対して偶奇性を備えており、ここでも図15の8-15変調時のDSV制御フロー図で示すように、復号時のことを考慮して、状態情報“2”を検出した時に入力データ語「0」～「11」及び「26」～「47」に対応する状態“2”の符号化テーブルの各出力符号語は、入力データ語「0」～「11」及び「26」～「47」に対応する状態“4”の符号化テーブルの各出力符号語と入れ替え可能に設定され、且つ、符号語の入れ替えを行ってもランレングス制限規則が維持でき、更に、復号可能になっている。

## 【0041】

次に、第3態様では、状態“3”の符号化テーブルであって、前の出力符号語のLSB側のゼロラン長が2～6であり、且つ、入力データ語SCtが「156」以下で、次の出力符号語が状態“0”の符号化テーブルにおける出力符号語と入れ替えてもランレングス制限規則を崩さない範囲にある時に、状態“3”の符号化テーブルの各出力符号語を状態“0”の符号化テーブルの各出力符号語と入れ替え可能になっている。

## 【0042】

以上説明した複数の符号化テーブル123は、上記したように符号化時の各約束に従って、ビット数 $p = 8$ ビットの入力データ語SCtをビット数 $q = 15$ ビットの符号語に変換する時に、最小ランレングスが3T、最大ランレングスが11Tとなるランレングス制限規則 $RL L(d, k) = RL L(2, 10)$ を満たすように8-15変調を行っているが、これに限ることなく、上記した6つの符号化テーブルを用いて、ランレングス制限規則 $RL L(2, 11)$ 、又は、 $RL L(2, 12)$ 、もしくは $RL L(2, 13)$ に変更することも可能であり、この場合には、後述する動作フロー（図15）のステップ407中においてランレングス制限規則を変えることで、最小ランレングスが3T、且つ、最大ランレ

グスが 1 2 T、又は、1 3 T、もしくは、1 4 T がステップ 4 0 3，ステップ 4 0 5 の条件を除いて部分的に可能となる。

#### 【 0 0 4 3 】

勿論、上記した 6 つの符号化テーブルを用いることなく、これと技術的思想を同じくして、 $p = 8$  ビットの入力データ語  $SCt$  を  $q = 15$  ビットの符号語に変換する時に、最小ランレングスが 3 T、最大ランレングスが 1 2 T、又は、1 3 T、もしくは、1 4 T を満たすように符号化テーブル内の各符号語及び状態情報を新たに設定することも可能である。このように、最大ランレングスを 1 1 T より大きい 1 2 T、又は、1 3 T、もしくは、1 4 T に設定することにより、最大ランレングスが大きくなるにつれて D S V 制御の機会をさらに増やすことが可能となる。

#### 【 0 0 4 4 】

(同期信号テーブルについて)

図 1 2 は同期信号テーブルの一例を示した図、

図 1 3 は同期信号の符号化テーブルのフォーマットを示した図、

図 1 4 は 1 セクタ分の伝送信号のフォーマットを示した図である。

#### 【 0 0 4 5 】

図 1 2 に示した如く、同期信号テーブルアドレス演算部 1 3 1 内に備えた複数の同期信号テーブル 1 3 2 は、最初に入力する同期信号に対して同期信号テーブルの選択肢の初期値を設定するための初期テーブルと、先に説明した符号化テーブル 1 2 3 の状態情報と対応して状態 (= S t a t e) “ 0 ” ~ 状態 “ 5 ” からなる 6 つの同期信号テーブルとが予め用意されている。

#### 【 0 0 4 6 】

また、上記した状態 “ 0 ” ~ 状態 “ 5 ” の各同期信号テーブルは、同期フレームの最終入力データの次の符号語  $SCt$  を得るための状態情報に対応して用意されており、且つ、各同期信号テーブル内では  $SY0 \sim SY5$  からなる 5 種類の同期信号ビットパターンにグループ化されている。

#### 【 0 0 4 7 】

また、5 種類の同期信号ビットパターン  $SY0 \sim SY5$  は、図示左側の 1 ビッ

ト～30ビットからなる同期信号ビットパターン $SY_{n-1t}$ （但し、 $n$ は0～5）と、図示右側の1ビット～30ビットからなる同期信号ビットパターン $SY_{n-2t}$ （但し、 $n$ は0～5）とからなる2つの同期信号ビットパターンを組みとして、DSV制御のために「1」の数が一方の同期信号ビットパターン $SY_{n-1t}$ が偶数個（又は奇数個）あるならば他方の同期信号ビットパターン $SY_{n-2t}$ は奇数個（又は偶数個）あるという偶奇性を備えており、それぞれの同期信号ビットパターン $SY_{n-1t}$ 、 $SY_{n-2t}$ をNRZI変換した各信号をDSV制御した時に両者のDSV値の極性が+-逆極性となるようにビットパターンが割り当てられている。

## 【0048】

また、1ビット～30ビットからなる同期信号ビットパターンは、図13にも拡大して示した如く、1ビット～13ビットからなる特定コードと、この特定コードに続く14ビット～30ビットによる同期パターンの大部分のビット列とから構成されている。更に、同期パターンは、同期信号ビットパターン中の14ビット～30ビットと、これに続いて接続される後続符号語中の一部とで構成されており、且つ、後続符号語の先頭ビットとなる最上位ビットを「1」に設定することで、同期信号に後続する符号語 $SC_t$ は先頭ビットが「1」となるように変調が行われる。この際、実施例では符号語の先頭ビットが「1」となる符号化テーブル123は、状態“5”の符号化テーブルが用意されている。

## 【0049】

また、同期信号ビットパターン中の特定コードは、ビット1～ビット13に割り当てられており、後述する1セクタ内における位置を識別し得るものとなると共に、DC制御を可能にするものである。

## 【0050】

また、上記した同期パターンは、8-15変調信号中の最大ランレングス11Tよりも2T大きい13Tの第1ビットパターンを中核とし、この13Tの第1ビットパターンの後方に固定長からなる4Tの第2ビットパターンを配置した13T-4Tなる配列、つまり、{10000000000000100001}なるビットパターンで、全ての同期信号に共通の固定パターンである。この際、同期

パターン中の 1 3 T の第 1 ビットパターンの後方に 4 T の第 2 ビットパターンを固定長としたのは、上記した特定コードをこの同期パターンの前方に置くときに、前方の自由度を大きくして、特定コードの取り得るパターンの数を充分確保するためである。

## 【 0 0 5 1 】

尚、上記した実施例の同期信号テーブル 1 3 2 では、同期信号ビットパターン中のビット 1 4 ～ビット 3 0 と、これら後続する符号語の一部とからなる同期パターンの最大間隔を、変調方式のランレングス制限規則の最大ランレングス 1 1 T より 2 T 長い 1 3 T の第 1 ビットパターンを例として示したが、これに限ることなく、第 1 ビットパターンの最大ランレングスは最大ランレングス制限より 1 T 以上としても構わない。特に、第 1 ビットパターンは最大ランレングスより 3 T 長い場合や 4 T 長い場合により有効である。

## 【 0 0 5 2 】

また、同期パターン中の第 1 ビットパターンの後方に 4 T の第 2 ビットパターンを例として示したが、これに限ることなく、第 2 ビットパターンは 5 T 以上のものを組み合わせても構わない。上記実施例においては変復調方式の効率を考慮して 1 3 T - 4 T としている。

## 【 0 0 5 3 】

また、図 1 4 に示した如く、上記した同期信号ビットパターンによる同期信号は、入力データ語 S C t の符号語列を構成する例えば 9 1 個のコードワード毎に、同期信号ビットパターン S Y 0 ～ S Y 5 のうちのいずれか 1 種類を選択し、これにかかる 9 1 個のコードワードの先頭に付加したものを 1 同期フレームに対応した記録信号として出力するものである。この際、1 セクタあたりの記録信号フォーマットは同図に示したように、1 セクタは 1 3 行からなり、これら各行には列方向に 4 つの同期フレームが割り当てられている。各同期フレームに割り当てられている同期信号は、図 1 2 に示される同期信号ビットパターン S Y 0 ～ S Y 5 の中から選択したものである。例えば、第 1 行目の前同期フレームに割り当てられる同期信号ビットパターンは、選択された S Y 0 に該当したものである。この 1 行目以降、前同期フレームに割り当てられる同期信号ビットパターンは、そ

の行の増加に応じてSY1～SY3の如くサイクリックに繰り返す構造としている。この際、かかるSY1～SY3各々の違いは、上述した特定コードが決定しているものである。つまり、各行に存在する4つの同期信号ピットパターン各々の特定コードの内の一つが、行の増加に応じてサイクリックに繰り返す構造となっているのである。

## 【0054】

ここで、図2に戻り、8-15変調部12の動作について説明する。

## 【0055】

この8-15変調部12では、同期信号と、入力データ語SCtとに対して前述したようなDSV制御を行って、最終的に出力する同期信号及び入力データ語SCtに対応する符号語が決定されるものの、説明をわかり易くするために、まず、入力データ語SCtに対するDSV制御について説明する。

## 【0056】

8-15変調部12により入力データ語SCtに対してDSV制御を行う場合には、まず、入力データ語SCtに対して初期符号化テーブル（符号化テーブル123の選択肢の初期値）を選択しておく。次に、8ビットの入力データ語SCtが入力されると、符号語選択肢有無検出部121は今回の入力データ語SCtと、符号化テーブルアドレス演算部122から供給される先行出力符号語（ここでは選択された初期値）によって決定された状態情報とに基づいて、今回の入力データ語SCtに対応する出力符号語が、先に説明した第1～第3態様のいずれかであってDSV制御のための選択肢があるものか、又は、第1～第3態様以外であって選択肢がなく符号語が一意に決まるものかを検出し、検出結果を符号化テーブルアドレス演算部122と絶対値比較部128とにそれぞれ出力する。そして、符号化テーブルアドレス演算部122は、符号語選択肢有無検出部121から「選択肢あり」又は「選択肢なし」の検出結果に応じて符号化テーブル123のアドレスを算出している。

## 【0057】

即ち、符号語選択肢有無検出部121は、先に説明した第1態様の場合であり、符号化テーブルアドレス演算部122から供給される状態情報が状態“0”で

あって、入力データ語 S C t が「0」～「38」の場合は、「選択肢あり」の検出結果を出力する。この時、符号化テーブルアドレス演算部 1 2 2 により算出されるアドレスは2つとなるので、符号化テーブル 1 2 3 は時分割処理などにより2種類の符号語を出力する。そして、符号化テーブルアドレス演算部 1 2 2 は、符号化テーブル 1 2 3 中の状態“0”の符号化テーブルの入力データ語 S C t に対応する出力符号語 O C 1 t をパス1用として読み出すと共に、状態“3”の符号化テーブルの入力データ語 S C t に対応する出力符号語 O C 2 t をパス2用として読み出す。

## 【0058】

また、符号語選択肢有無検出部 1 2 1 は、先に説明した第2態様の場合であり、符号化テーブルアドレス演算部 1 2 2 から供給される状態情報が状態“2”であって、入力データ語 S C t が「0」～「11」又は「26」～「47」の場合も、「選択肢あり」の検出結果を出力する。この時、符号化テーブルアドレス演算部 1 2 2 は、符号化テーブル 1 2 3 中の状態“2”の符号化テーブルの入力データ語 S C t に対応する出力符号語 O C 1 t をパス1用として読み出すと共に、状態“4”の符号化テーブルの入力データ語 S C t に対応する出力符号語 O C 2 t をパス2用として読み出す。

## 【0059】

また、符号語選択肢有無検出部 1 2 1 は、先に説明した第3態様の場合であり、符号化テーブルアドレス演算部 1 2 2 から供給される状態情報が状態“3”であって、前の出力符号語の L S B 側のゼロラン長が2～6であり、且つ、入力データ語 S C t が「156」以下で、次の出力符号語が状態“0”の符号化テーブルにおける出力符号語と入れ替えても符号化規則を崩さない範囲にある時にも、

「選択肢あり」の検出結果を出力する。この時、符号化テーブルアドレス演算部 1 2 2 は、符号化テーブル 1 2 3 中の状態“3”の符号化テーブルの入力データ語 S C t に対応する出力符号語 O C 1 t をパス1用として読み出すと共に、状態“0”の符号化テーブルの入力データ語 S C t に対応する出力符号語 O C 2 t をパス2用として読み出す。

## 【0060】

一方、符号語選択肢有無検出部 121 は、先に説明した第 1～第 3 態様以外の条件では「選択肢なし」（一意に決まる）の検出結果を符号化テーブルアドレス演算部 122 に出力する。この時、符号化テーブルアドレス演算部 122 は、符号化テーブルアドレス演算部 122 により算出されるアドレスは 1 つであるので、このアドレスに対応する出力符号語 OC1t のみを符号化テーブルアドレス 122 から読み出す。

#### 【0061】

次に、NRZI 変換部 133 では、第 1～第 3 態様に適合した「選択肢あり」の場合には、出力符号語 OC1t, OC2t の両者に対してそれぞれ NRZI 変換を施す。一方、第 1～第 3 態様以外の「選択肢なし」の場合には、出力符号語 OC1t のみに対して NRZI 変換を施す。この際、符号化テーブルアドレス演算部 122 から出力された各符号語 OC1t, OC2t（「選択肢あり」の場合）又は符号語 OC1t（「選択肢なし」の場合）に対して NRZI 変換を行う時には、現時点より一つ前の直前の符号語（OC1t-1, OC2t-1）に対して後述するように DSV 演算を行って決定された直前の符号語 OC1t-1、又は、直前の符号語 OC2t-1 のいずれか一方が内部のメモリ 133A に記憶されているので、このメモリ 133A に記憶された直前の一つの符号語を参照して NRZI 変換している。

#### 【0062】

次に、NRZI 変換部 133 で NRZI 変換された各符号語 OC1t, OC2t 又は符号語 OC1t は、後述する動作フローで説明するように、直ちに第 1, 第 2 のパスメモリ 125, 127 に記憶されることなく、先に、第 1, 第 2 の DSV 演算メモリ 124, 126 で演算された過去から直前までの符号語に対する DSV 値の絶対値の比較結果によって最終的に直前の符号語が決定された後に、第 1, 第 2 のパスメモリ 125, 127 に記憶されるようになっている。

#### 【0063】

ここで、第 1, 第 2 の DSV 演算メモリ 124, 126 で過去から直前までの符号語に対して DSV 値（累積値）を演算し、この DSV 値の絶対値を絶対値比較部 128 で比較する場合について説明する。第 1 のパスメモリ 125 には、直

前の符号語  $OC1t-1$  と、直前の符号語  $OC1t-1$  より前に決定された全ての符号語とが NRZI 変換された状態で時経列順に記憶されており、この第1のパスメモリ 125 に記憶した時経列順の符号語が第1のDSV演算メモリ 124 に出力される。これと同様に、第2のパスメモリ 127 には、直前の符号語  $OC2t-1$  と、直前の符号語  $OC2t-1$  より前に決定された全ての符号語とが NRZI 変換された状態で時経列順に記憶されており、この第2のパスメモリ 127 に記憶した時経列順の符号語が第2のDSV演算メモリ 126 に出力される。尚、第1、第2のパスメモリ 125、127 は何も記憶されていない場には0と見なして処理を行い、その後に逐次蓄積されるものとすれば良い。

## 【0064】

次に、第1のDSV演算メモリ 124 は、過去から直前の符号語  $OC1t-1$  までに亘って累積したDSV値の演算を行い、この結果の  $DSV1t-1$  が絶対値比較部 128 に出力される。これと同様に、第2のDSV演算メモリ 126 は、過去から直前の符号語  $OC2t-1$  までに亘って累積したDSV値の演算を行い、この結果の  $DSV2t-1$  が絶対値比較部 128 に出力される。

## 【0065】

次に、絶対値比較部 128 は、第1のDSV演算メモリ 124 から出力された直前の符号語  $OC1t-1$  までのDSV値の絶対値  $|DSV1t-1|$  と、DSV演算メモリ 126 から出力された直前の符号語  $OC2t-1$  までの第2のDSV値の絶対値  $|DSV2t-1|$  とを大小比較しており、その比較結果をメモリ制御／記録信号出力部 129 へ出力する。

## 【0066】

次に、メモリ制御／記録信号出力部 129 は、絶対値比較部 128 から送られた比較結果が、 $|DSV1t-1| < |DSV2t-1|$  である時には、第1のパスメモリ 125 に記憶されている過去の全ての出力符号語と、直前の符号語  $OC1t-1$  とを選択された記録信号として出力すると共に、第2のパスメモリ 127 にも出力して第2のメモリ 127 を書き換え、且つ、第2のDSV演算メモリ 126 の記憶内容をDSV値の絶対値が小さい方の第1のDSV演算メモリ 124 に記憶されている  $DSV1t-1$  に書き換える。

## 【 0 0 6 7 】

これに対し、メモリ制御／記録信号出力部 1 2 9 は、絶対値比較部 1 2 8 から送られた比較結果が  $|DSV1t-1| \geq |DSV2t-1|$  である時には、第 2 のパスメモリ 1 2 7 に記憶されている過去の出力符号語と、直前の符号語  $OC2t-1$  とを選択された記録信号として出力すると共に、第 1 のパスメモリ 1 2 5 にも出力して第 1 のメモリ 1 2 5 を書き換え、且つ、第 1 の DSV 演算メモリ 1 2 4 の記憶内容を DSV 値の絶対値が小さい方の第 2 の DSV 演算メモリ 1 2 6 に記憶されている  $DSV2t-1$  に書き換える。

## 【 0 0 6 8 】

従って、絶対値比較部 1 2 8 では DSV 値の絶対値が小さくなる方の直前の符号語を選択して、過去からの出力符号語と、選択した直前の符号語とを合わせた符号語列をメモリ制御／記録信号出力部 1 2 9 から記録駆動回路 1 3 (図 1) に出力している。

## 【 0 0 6 9 】

この後、NRZI 変換部 1 3 3 は、「選択肢あり」の場合に出力符号語  $OC1t$ 、 $OC2t$  に対して NRZI 変換した各信号を第 1、第 2 のパスメモリ 1 2 5、1 2 7 にそれぞれ記憶させ、一方、「選択肢なし」の場合に出力符号語  $OC1t$  のみに対して NRZI 変換した信号を第 1、第 2 のパスメモリ 1 2 5、1 2 7 の両者に記憶させることで、第 1、第 2 のパスメモリ 1 2 5、1 2 7 に記憶した各信号は次に符号化される入力データ語  $SCt+1$  に対応した符号語  $OC1t+1$ 、 $OC2t+1$  への DSV 制御時の直前のものとなる。そして、第 1、第 2 のパスメモリ 1 2 5、1 2 7 に記憶した各信号に対して、第 1、第 2 の DSV 演算メモリ 1 2 4、1 2 6 で上記と略同様に DSV 演算して記憶しておけば、これが次の動作の時に DSV 値の絶対値の比較に用いられる。

## 【 0 0 7 0 】

以上の動作を入力データ語  $SCt$  が無くなるまで繰り返し、NRZI 変換後に 3 T から 1 1 T のランレングス制限規則を満足し、且つ、DSV 制御された記録信号を記録媒体 2 0 への記録信号として出力することができる。

## 【 0 0 7 1 】

一方、入力データ語  $SCt$  は同期フレーム最終データ検出部 1 3 0 にも入力され、同期フレーム最終データ検出部 1 3 0 では入力データ語  $SCt$  の入力個数を計数して（同期フレームは 9 1 個のコードワードで構成される）、入力データ語  $SCt$  が同期フレームの最終データであるか否かを検出し、同期信号を挿入するための検出結果を同期信号テーブルアドレス演算部 1 3 1 に出力する。

## 【 0 0 7 2 】

そして、入力データ語  $SCt$  が同期フレームの最終データであると検出されて、同期信号を挿入する場合には、同期信号符号化テーブルアドレス演算部 1 3 1 が符号化テーブルアドレス演算部 1 2 2 から供給される先行出力符号語（ここでは初期テーブルの初期値）によって決定された状態情報と同期信号テーブルアドレス演算部 1 3 1 に保持している 5 種類の同期信号ビットパターン  $SY0 \sim SY5$  のいずれであるかを示す情報に基づいて、状態“0”～状態“5”の同期信号テーブルのいずれかで、且つ、各同期信号テーブル内の 5 種類の同期信号ビットパターン  $SY0 \sim SY5$  のいずれか 1 つの種類を選択する。ここで、 $SY0 \sim SY5$  のうちのいずれか 1 つを選択した種類と対応して偶奇性の異なる 2 つの同期信号ビットパターン  $SY_{n-1}t$ ,  $SY_{n-2}t$ （但し、 $n$  は 0 ～ 5）のアドレスを算出して、同期信号テーブル 1 3 2 は互いに異なる 2 つのビットパターンを有する同期信号を NRZI 変換部 1 3 3 に出力する。そして、NRZI 変換部 1 3 3 で、同期信号テーブル 1 3 2 から出力される 2 つの同期信号に対して NRZI 変換される。

## 【 0 0 7 3 】

この後、前述した符号語の場合と同様の手順により、第 1, 第 2 の DSV 演算メモリ 1 2 4, 1 2 6 で演算された直前までの符号語に対して DSV 値の絶対値を比較して、DSV 値の絶対値の比較結果が出て、直前までの符号語が決定された後に、NRZI 変換部 1 3 3 から出力される 2 つの同期信号を第 1, 第 2 のパスメモリ 1 2 5, 1 2 7 に記憶させる。そして、第 1, 第 2 のパスメモリ 1 2 5, 1 2 7 に記憶した各同期信号に対して、第 1, 第 2 の DSV 演算メモリ 1 2 4, 1 2 6 で上記と同様に DSV 演算して記憶しておけば、これが次の動作の時に DSV 値の絶対値の比較に用いられる。

## 【 0 0 7 4 】

この際、一番最初に同期信号を挿入する場合に、第 1、第 2 のパスメモリ 1 2 5、1 2 7 には直前までの符号語が記憶されていなものとして扱えば良い。

## 【 0 0 7 5 】

そして、同期信号を入力した後にこれに後続する入力データ語 S C t が「選択肢あり」となった時点で、同期信号を含めた直前までの D S V 値の絶対値を比較することで、同期信号を含めた直前までの D S V 値の絶対値の小さい方の同期信号が決定される。そして、同期信号は例えば 9 1 個のワードデータごとに挿入される。

## 【 0 0 7 6 】

尚、図 2 に示した 8 - 1 5 変調部 1 2 では、同期信号及び符号語列を一時記憶するために第 1、第 2 パスメモリが 2 つ設けられているが、本発明はより多くのパスメモリを有する場合にも適用することができる。

## 【 0 0 7 7 】

次に、図 1 5 に示す 8 - 1 5 変調時の D S V 制御フローチャート図を参考にしながらその動作の具体例について図 2 を併用して詳しく説明する。

## 【 0 0 7 8 】

まず、ステップ 4 0 0 において、同期信号及び入力データ語 S C t に対して初期テーブル（同期信号テーブル 1 3 2 及び符号化テーブル 1 2 3 の選択肢の初期値）を選択する。

## 【 0 0 7 9 】

次に、ステップ 4 0 1 において、同期信号テーブルアドレス演算部 1 3 1 は符号化テーブルアドレス演算部 1 2 2 から供給される先行出力符号語（最初の場合は選択された初期値）によって決定された状態と同期信号テーブルアドレス演算部 1 3 1 に保持している同期信号ビットパターン S Y 0 ~ S Y 5 のいずれであるかを示す情報とに基づいて、状態“0”～状態“5”の同期信号テーブルのいずれかで、且つ、各同期信号テーブル内の S Y 0 ~ S Y 5 のいずれか 1 つを選択する。例えば、状態“n”（但し、n は 0 ~ 5）の同期信号テーブル内の同期信号ビットパターン S Y n（但し、n は 0 ~ 5）が選択されると、この同期信号ビッ

トパターン  $SY_n$  は「1」の数に対して偶奇性が異なることで NRZI 変換すると極性が異なる 2 つの同期信号ビットパターン  $SY_{n-1t}$ ,  $SY_{n-2t}$  (但し、 $n$  は 0 ~ 5) を保持しているので、この 2 つの同期信号ビットパターン  $SY_{n-1t}$ ,  $SY_{n-2t}$  を NRZI 変換部 133 でそれぞれ NRZI に変換する。この後、前述したように、直前までの符号語 (初回同期信号の場合は直前までの符号語なし) に対して DSV 値の絶対値の比較が行われて、直前までの符号語が決定された後、NRZI 変換部 133 で NRZI 変換した 2 つの同期信号  $SY_{n-1t}$ ,  $SY_{n-2t}$  が第 1, 第 2 のパスメモリ 125, 127 へ出力され、同期信号  $SY_{n-1t}$  を含めた DSV 値を第 1 の DSV 演算メモリ 124 で演算して記憶すると共に、同期信号  $SY_{n-2t}$  を含めた DSV 値を第 2 の DSV 演算メモリ 126 で演算して記憶する。

【0080】

次に、ステップ 402 において、同期信号に続いて 8 ビットの入力データ語  $SC_t$  が入力される。

【0081】

次に、ステップ 403, ステップ 405, ステップ 407 において、符号語選択肢有無検出回路 121 は今回の入力データ語  $SC_t$  と符号化テーブルアドレス演算部 122 から供給される先行出力符号語 (最初の場合は選択された初期値) によって決定された状態とに基づいて今回の入力データ語  $SC_t$  が一意に決まるか、または選択肢があるかを検出し、この検出結果を符号化テーブルアドレス演算部 122 と絶対値比較部 128 に出力する。

【0082】

即ち、ステップ 403 では、図 3 ~ 図 9 に示した符号化テーブルのところで前述したように、状態 “0” と状態 “3” の符号化テーブルに着目して、前述した第 1 態様により、入力データ語「0」~「38」に対応する状態 “0” の符号化テーブルの各出力符号語は、入力データ語「0」~「38」に対応する状態 “3” の符号化テーブルの各出力符号語と入れ替えても符号化規則を維持することができ、また、復号可能であるので、このステップで符号語選択肢有無検出回路 121 は第 1 態様による選択肢があるか否かを検出している。

## 【0083】

そして、符号選択肢有無検出部121は符号化テーブルアドレス演算部122から供給される状態が状態“0”であって、入力データ語SCtが「38」以下で適合する場合（Yesの場合）には、「選択肢あり」の検出結果を出力してステップ404に移行する。一方、状態“0”、且つ、入力データ語SCtが「38」以下でなく不適合の場合（Noの場合）にはステップ405に移行する。

## 【0084】

次に、ステップ404では、ステップ403による「選択肢あり」の結果に従って、符号化テーブルアドレス演算部122は、符号化テーブル123から状態“0”のテーブルの入力データ語SCtに対応する出力符号語OC1tをパス1用として読み出すと共に、状態“3”のテーブルの入力データ語SCtに対応する出力符号語OC2tをパス2用として読み出して、出力符号語OC1t、OC2tに対してNRZI変換部133でそれぞれNRZI変換を行う。

## 【0085】

次に、ステップ405では、ステップ403による不適合の結果から、状態“2”と状態“4”の符号化テーブルに着目して、前述した第2態様により、入力データ語「0」～「11」及び「26」～「47」に対応する状態“2”の符号化テーブルの各出力符号語は、入力データ語「0」～「11」及び「26」～「47」に対応する状態“4”の符号化テーブルの各出力符号語と入れ替えても符号化規則を維持することができ、また、復号可能であるので、このステップで符号選択肢有無検出部121は第2態様による選択肢があるか否かを検出している。

## 【0086】

そして、符号選択肢有無検出部121は符号化テーブルアドレス演算部122から供給される状態が状態“2”であって、入力データ語SCtが「11」以下又は「26」～「47」の範囲にあるか否かを判断し、適合する場合（Yesの場合）には、「選択肢あり」の検出結果を出力してステップ406に移行する。一方、適合しない場合（Noの場合）にはステップ407に移行する。

## 【0087】

次に、ステップ406では、ステップ405による「選択肢あり」の結果に従って、符号化テーブルアドレス演算部122は、符号化テーブル123から状態“2”のテーブルの入力データ語SCtに対応する出力符号語OC1tを読み出すと共に、状態“4”のテーブルの入力データ語SCtに対応する出力符号語OC2tを読み出して、出力符号語OC1t, OC2tに対してNRZI変換部133でそれぞれNRZI変換を行う。

## 【0088】

次に、ステップ407では、ステップ405による不適合の結果から、前述した第3態様により、状態“3”の符号化テーブルであって、前の出力符号語のLSB側のゼロラン長が2～6（フローでは2以上と図示している）であり、且つ、入力データ語SCtが「156」以下（フローでは<157と図示している）で、次の出力符号語が状態“0”の符号化テーブルにおける出力符号語と入れ替えても符号化規則を崩さない範囲にある時には、状態“3”の出力符号語と状態“0”の出力符号語と入れ替えても符号化規則を維持することができ、また、復号可能であるので、このステップで符号選択肢有無検出部121は第3態様による選択肢があるかを否か検出している。

## 【0089】

そして、前の出力符号語のLSB側のゼロラン長が2以上で入力データ語SCtが「156」以下、かつ次の出力符号語が状態“3”の符号化テーブルから選択される出力符号語であって、状態“0”の符号化テーブルにおける出力符号語と入れ替えても符号化規則を崩さない範囲にあるか否かを判断し、適合する場合（Yesの場合）には、「選択肢あり」の検出結果を出力してステップ408に移行する。一方、適合しない場合（Noの場合）には、ステップ403、ステップ405を経てここまでに至って「選択肢なし」と判断できるので、この「選択肢なし」の検出結果を出力してステップ409に移行する。なお、ステップ407で「選択肢なし」と判断した場合には、DSV値の絶対値の比較やパスの選択などは行わず、「選択肢あり」となるまで第1, 第2のパスメモリ125, 127への蓄積及び第1, 第2のDSV演算メモリ124, 126でのDSV算出更新のみを行っている。

## 【 0 0 9 0 】

この際、実施例ではこのステップ 4 0 7 でランレングス制限規則  $RLL(d, k) = RLL(2, 10)$  を満たすように設定しているが、このステップ 4 0 7 中でランレングス制限規則  $RLL(d, k)$  を、 $RLL(2, 11)$ 、又は、 $RLL(2, 12)$ 、もしくは  $RLL(2, 13)$  に変更することで、最小ランレングスが 3 T、且つ、最大ランレングスが 1 2 T、又は、1 3 T、もしくは、1 4 T がステップ 4 0 3、ステップ 4 0 5 の条件を除いて部分的に可能となる。

## 【 0 0 9 1 】

次に、ステップ 4 0 8 では、ステップ 4 0 7 による「選択肢あり」の結果に従って、符号化テーブルアドレス演算部 1 2 2 は、符号化テーブル 1 2 3 から状態“3”のテーブルの入力データ語  $SCt$  に対応する出力符号語  $OC1t$  を読み出すと共に、状態“0”のテーブルの入力データ語  $SCt$  に対応する出力符号語  $OC2t$  を読み出して、出力符号語  $OC1t$ 、 $OC2t$  に対して NRZI 変換部 1 3 3 でそれぞれ NRZI 変換を行う。

## 【 0 0 9 2 】

次に、ステップ 4 0 9 では、ステップ 4 0 7 により「選択肢なし」と判断されたため、直前までの DSV 値の絶対値の比較を行うことなく、「選択肢なし」の結果に従って、符号化テーブル 1 2 3 から入力データ語  $SCt$  に対応する出力符号語  $OC1t$  のみを読み出して、この出力符号語  $OC1t$  のみを NRZI 変換部 1 3 3 で NRZI に変換し、出力符号語  $OC1t$  のみに対して NRZI に変換した信号を第 1、第 2 のパスメモリ 1 2 5、1 2 7 の両者に記憶させる。この場合、パス 1、2 の出力符号語  $OC1$ 、 $OC2t$  の値は同じとなる。この後、後述するステップ 4 1 4 に移行して、ステップ 4 1 4 ～ステップ 4 1 5 の処理を行う。

次に、ステップ 4 1 0 では、ステップ 4 0 4 又はステップ 4 0 6 もしくはステップ 4 0 8 により NRZI 変換部 1 3 3 で出力符号語  $OC1t$ 、 $OC2t$  に対して NRZI 変換した各信号を第 1、第 2 のパスメモリ 1 2 5、1 2 7 に記憶させない状態で、第 1、第 2 の DSV 演算メモリ 1 2 4、1 2 6 に記憶されている過去から直前までの符号語に対して DSV 演算した各 DSV 値の絶対値  $|DSV|$  を絶対値比較部 1 2 8 にて比較する。ここで、同期信号に続く符号語の場合には

ステップ401で演算した各DSV値に対して絶対値を比較し、出力符号語OC1t, OC2tの場合には、後述するステップ414で一つ前に演算して記憶しておいた過去から直前までの各DSV値に対して絶対値を比較している。

#### 【0093】

ここで、第1のDSV演算メモリ124からのDSV1t-1の絶対値 $|DSV1t-1|$ の方が第2のDSV演算メモリ126からのDSV2t-1の絶対値 $|DSV2t-1|$ の方より小さい場合(Yesの場合)には、ステップ411で、第1のパスメモリ125に蓄積されている過去の出力符号語を第2のパスメモリ127に出力して第2のメモリ127を書き換えると共に、第1のDSV演算メモリ124に記憶されているDSV1t-1で第2のDSV演算メモリ126を書き換える(第2のDSV演算メモリ126の内容をDSV1t-1にする)。一方、第2のDSV演算メモリ126からのDSV2t-1の絶対値 $|DSV2t-1|$ の方が小さいか又は同じである場合(Noの場合)には、ステップ412で、第2のパスメモリ127に蓄積されている過去の出力符号語を第1のパスメモリ125に出力して第1のメモリ125を書き換えると共に、第2のDSV演算メモリ126に記憶されているDSV2t-1で第1のDSV演算メモリ124を書き換える(第1のDSV演算メモリ124の内容をDSV2t-1にする)。

#### 【0094】

次に、ステップ411及びステップ412の後、ステップ413では、出力符号語OC1t, OC2tに対してNRZI変換部133でそれぞれNRZI変換した各信号、即ち、パス1の出力符号語OC1tに対応した信号を第1のパスメモリ125に追加記憶させると共に、パス2の出力符号語OC2tに対応した信号を第2のパスメモリ127に追加記憶させる。

#### 【0095】

次に、ステップ414では、パス1の出力符号語OC1tを含めたDSV値を第1のDSV演算メモリ124で演算して記憶すると共に、パス2の出力符号語OC2tを含めたDSV値を第2のDSV演算メモリ126で演算して記憶する。ここで、第1, 第2のDSV演算メモリ124, 126に記憶した各DSV値

は、次の符号語への動作ステップ時にステップ 4 1 0 で過去から直前までの D S V 値の絶対値の比較に用いられる。

#### 【 0 0 9 6 】

次に、ステップ 4 1 5 では、同期フレーム最終データ検出部 1 3 0 で入力データ語 S C t が同期フレームの最終データであると検出されない場合（N o の場合）には、ステップ 4 0 2 に戻って上記ステップ 4 0 2 ～ステップ 4 1 5 までの繰り返しを行う。一方、入力データ語 S C t が同期フレームの最終データであると検出された場合（Y e s の場合）には、ステップ 4 1 6 で同期信号ビットパターン S Y n - 1 t, S Y n - 2 t に対してステップ 4 1 0 ～ステップ 4 1 4 と同様の処理を行う。

#### 【 0 0 9 7 】

次に、ステップ 4 1 7 では、次の入力データ語 S C t がある場合（N o の場合）には、ステップ 4 0 1 に戻り、一方、次の入力データ語 S C t がなくなった場合（Y e s の場合）には、ステップ 4 1 8 で第 1 のパスメモリ 1 2 5（又は第 2 のパスメモリ 1 2 7）に記憶されている出力符号語のデータ列をメモリ制御／記録信号出力部 1 2 9 から記録駆動回路（図 1）に出力する。

#### 【 0 0 9 8 】

そして、このようにして符号化された 1 5 ビットの記録信号は、同期信号が所定の符号語数（例えば 9 1 ワードコード）ごとに挿入され、同期信号を除いて最小ランレングスが 3 T（T = チャンネルビットの周期）、最大ランレングスが 1 1 T のランレングス制限規則を満たした上で、光ディスクや磁気ディスクなどの記録媒体 2 0 に符号化レートを高めて高密度で記録することができる。

#### 【 0 0 9 9 】

##### < 伝送装置、伝送媒体 >

図 1 6 は本発明に係る同期信号生成方法、伝送装置の一実施の形態を適用した情報伝送装置を示したブロック図である。

#### 【 0 1 0 0 】

図 1 6 に示した如く、本発明に係る同期信号生成方法、伝送装置の一実施の形態を適用した情報伝送装置 1 4 は、フォーマット部 1 1 と、8 - 1 5 変調部 1 2

と、伝送部 1 5 とから概略構成されており、入力された映像や音声などの情報に関するデジタル信号をフォーマット部 1 1 を介して 8 - 1 5 変調部 1 2 で 8 - 1 5 変調して、8 - 1 5 変調した信号を伝送部 1 5 から無線又は有線を介して伝送することで、本発明に係る伝送媒体 2 1 を得る装置である。

## 【 0 1 0 1 】

この際、上記した情報伝送装置（伝送装置） 1 4 は、先に説明したディスク記録装置（記録装置） 1 0 に対して、フォーマット部 1 1 及び 8 - 1 5 変調部 1 2 は同じものであり、伝送部 1 5 だけが異なるものである。ここでは、8 - 1 5 変調部 1 2 で 8 - 1 5 変調した信号を伝送部 1 5 から空中（無線）や伝送ケーブル（有線）などで伝送する場合にも、伝送部 1 5 において伝送に適した変換を行うことによって、符号化レートを高めて少ないデータ量で誤りなく伝送することができるものである。

## 【 0 1 0 2 】

## 【発明の効果】

以上詳述した本発明に係る同期信号生成方法、記録装置、伝送装置、記録媒体及び伝送媒体によると、高密度化に伴って符号化レートを高めた上で、デジタルデータを複数の同期フレームからなるセクタに収容して順次伝送するにあたり、かかる同期フレームは、同期信号と、最小ランレングス及び最大ランレングスの制約を満たす符号語列とからなり、上記同期信号は、所定のランレングス制限規則を満たす符号語列に対して分離可能であり、且つ、1 セクタ内における位置を識別するための特定コードと、所定のランレングス制限規則における最大ラン長よりも 1 T（但し、T は前記符号語のチャネルビット周期）以上大なるラン長の第 1 ビットパターン及びこの第 1 ビットパターンに続いて最小ラン長よりも大なるラン長の第 2 ビットパターンとからなる同期パターンとで構成したため、符号間干渉の影響により、この同期信号及び符号語列による信号エッジ夫々が 1 T 分だけエッジシフトしてしまっても、両者を正しく区別して検出することができる。

## 【 0 1 0 3 】

また、上記同期信号は、セクタ内における位置を識別すると共に DC 制御を可

能にする特定コードを含む構成としているため、より高密度な光ディスクにおいても例え、セクタの先頭の同期信号を一時的に読み取れなくても、又他のものをセクタ先頭と誤ってしまっても、その後に存在する同期信号に基づいて正しいセクタの先頭を予測することができるので、良好にデジタルデータの再生が可能となる。

【図面の簡単な説明】

【図 1】

本発明に係る同期信号生成方法、記録装置の一実施の形態を適用したディスク記録装置を示したブロック図である。

【図 2】

図 1 に示した 8 - 1 5 変調部を説明するためのブロック図である。

【図 3】

符号化テーブルの一例を示した図（その 1）である。

【図 4】

符号化テーブルの一例を示した図（その 2）である。

【図 5】

符号化テーブルの一例を示した図（その 3）である。

【図 6】

符号化テーブルの一例を示した図（その 4）である。

【図 7】

符号化テーブルの一例を示した図（その 5）である。

【図 8】

符号化テーブルの一例を示した図（その 6）である。

【図 9】

符号化テーブルの一例を示した図（その 7）である。

【図 1 0】

図 3 ～ 図 9 に示した複数の符号化テーブルに対して、次のとりうる状態の符号化テーブルを 5 通りのケースに分別して示した図である。

【図 1 1】

入力データ語に対して複数の符号化テーブルのうちの特定の符号化テーブルと他の特定の符号化テーブルとの間で入れ替えする場合を説明するための図である。

【図 1 2】

同期信号テーブルの一例を示した図である。

【図 1 3】

同期信号の符号化テーブルのフォーマットを示した図である。

【図 1 4】

1 セクタ分の伝送信号のフォーマットを示した図である。

【図 1 5】

8 - 1 5 変調時の D S V 制御フローチャート図である。

【図 1 6】

本発明に係る同期信号生成方法、伝送装置の一実施の形態を適用した情報伝送装置を示したブロック図である。

【符号の説明】

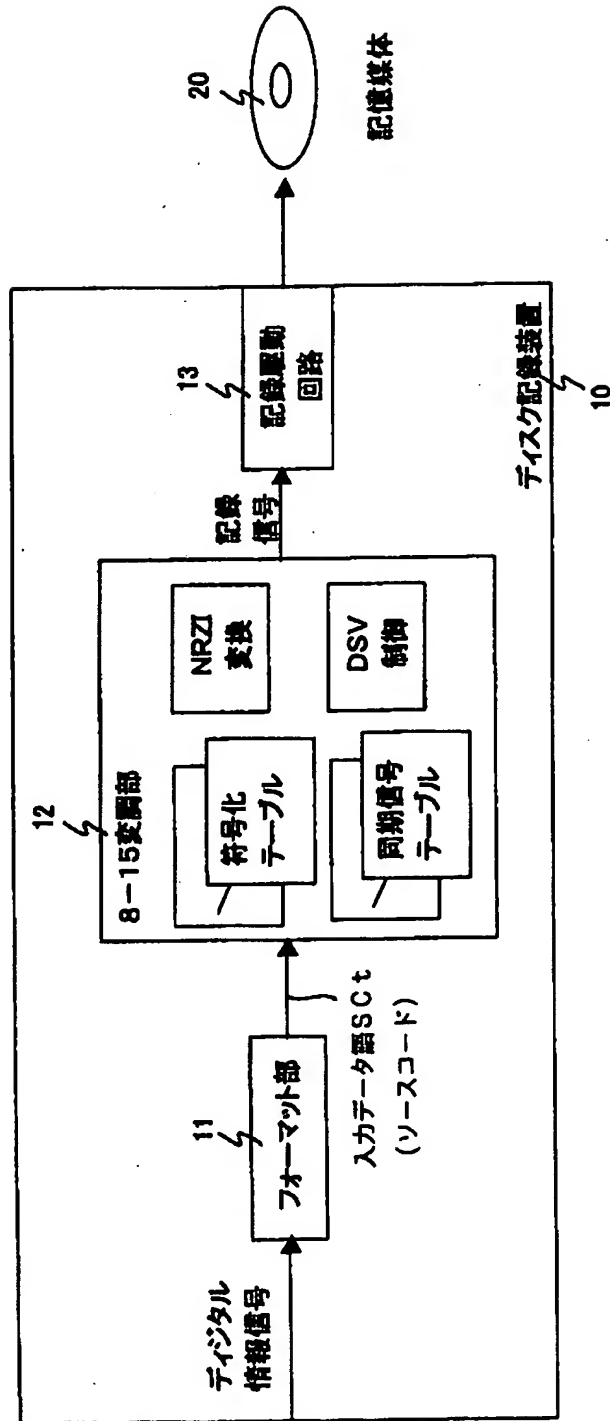
- 1 0 … 信号記録装置（ディスク記録装置）、
- 1 1 … フォーマット部、
- 1 2 … 8 - 1 5 変調部、
- 1 3 … 記録駆動回路、
- 1 4 … 伝送装置（情報伝送装置）、
- 1 5 … 伝送部、
- 2 0 … 記録媒体、
- 2 1 … 伝送媒体、
- 1 2 1 … 符号語選択肢有無検出部、
- 1 2 2 … 符号化テーブルアドレス演算部、
- 1 2 3 … 符号化テーブル、
- 1 2 4, 1 2 6 … 第 1, 第 2 の D S V 演算メモリ、
- 1 2 5, 1 2 7 … 第 1, 第 2 のパスメモリ、
- 1 2 8 … 絶対値比較部、

- 1 2 9 …メモリ制御／記録信号出力部、
- 1 3 0 …同期フレーム最終データ検出部、
- 1 3 1 …同期信号テーブルアドレス演算部、
- 1 3 2 …同期信号テーブル、
- 1 3 3 …NRZI 変換部。

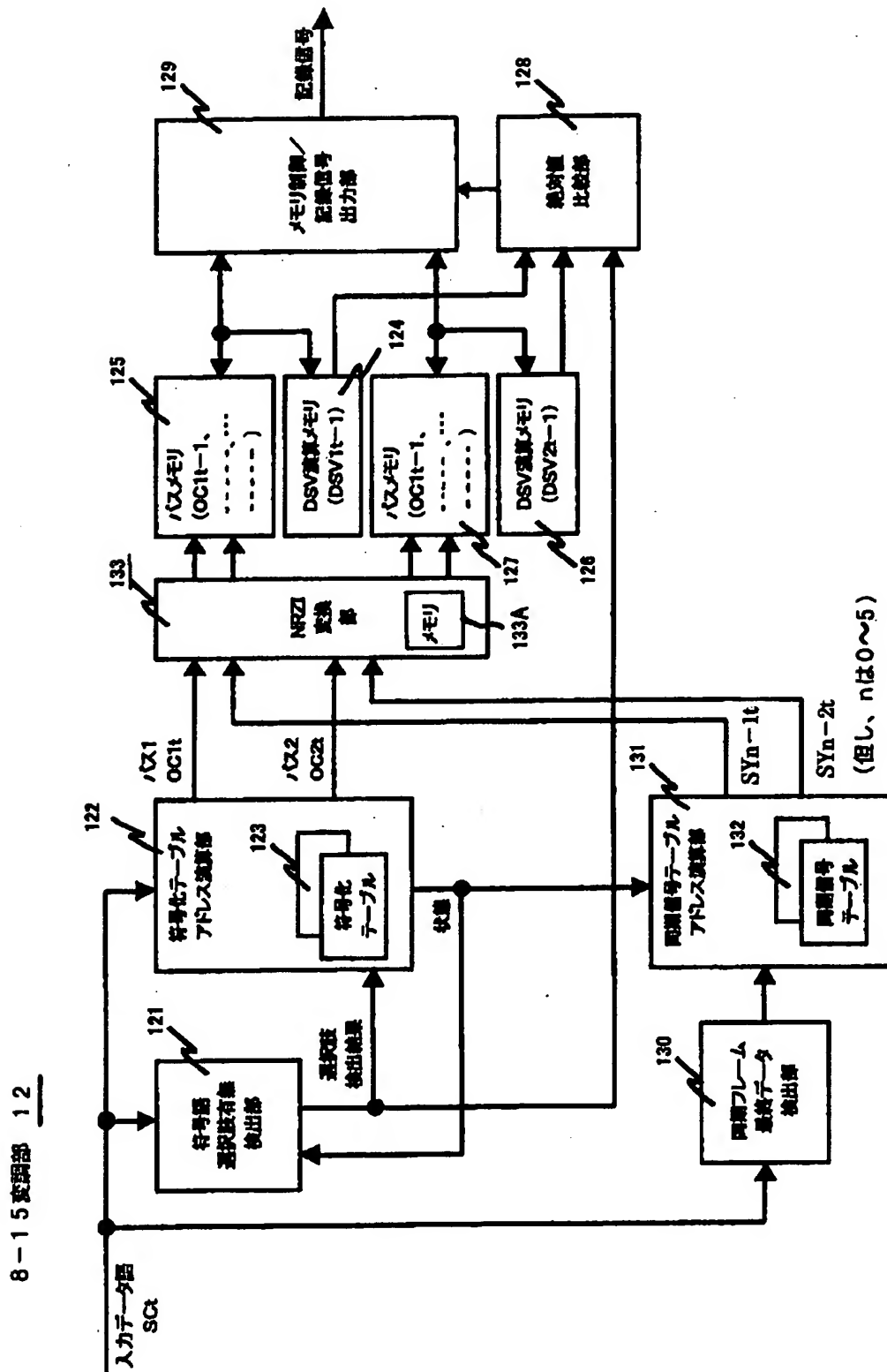
【書類名】

図面

【図 1】



【图 2】



【図 3】

符号化テーブル 123

入力値	状態 0 のデータ	1 <sup>st</sup>	2 <sup>nd</sup>	3 <sup>rd</sup>	4 <sup>th</sup>	5 <sup>th</sup>				
0	00000000100000	4	00000000100000	4	001001000000000	4	100001000000000	4		
1	00000000100000	5	00100001000000	3	00000000100000	5	010010001000100	5	100001000000000	5
2	00000000100001	0	00001000000000	0	00000000100001	0	010010010000100	0	100001000000000	1
3	00000000100001	1	00000000100001	1	00000000100001	1	010010010000100	1	100001000000000	3
4	00000000100100	1	00001000000001	1	00000000100100	1	010010010000000	1	100001000000000	4
5	00000000100100	3	00001000000001	3	00000000100100	3	010010010000000	3	100001000000000	5
6	00000000100100	4	00001000000001	4	00000000100100	4	010010010000000	4	100001000000000	0
7	00000000100100	5	00001000000001	5	00000000100100	5	010010010000000	5	100001000000000	1
8	00000000100000	1	00001000000001	1	00000000100000	1	010010010000000	1	100001000000000	1
9	00000000100000	3	00001000000001	3	00000000100000	3	010010010000000	3	100001000000000	3
10	00000000100000	4	00001000000001	4	00000000100000	4	010010010000000	4	100001000000000	4
11	00000000100000	5	00001000000001	5	00000000100000	5	010010010000000	5	100001000000000	5
12	00000010010000	1	00001000000000	1	00000010010000	1	100000000000000	1	100001000000000	0
13	00000010010000	3	00001000000000	3	00000010010000	3	100000000000000	3	100001000000000	1
14	00000010010000	4	00001000000000	5	00000010010000	4	100000000000000	4	100001000000000	1
15	00000010010000	5	00001000000001	0	00000010010000	5	100000000000000	5	100001000000000	2
16	00000000100101	0	00001000000001	0	00000000100101	0	100000000000000	0	100001000000000	3
17	00000000100101	1	00100000010010	1	00000000100101	1	100000000000000	1	100001000000000	1
18	00000010001010	1	00100000010010	3	00000010001010	1	100000000000000	1	100001000000000	3
19	00000010001010	2	00100000010010	4	00000010001010	2	100000000000000	2	100001000000000	4
20	00000010001010	3	00100000010010	5	00000010001010	3	100000000000000	3	100001000000000	5
21	00000000100010	0	00001000000001	0	00000000100010	0	100000000000000	0	100001000000000	0
22	00000000100010	1	00000000100010	1	00000000100010	1	100000000000000	1	100001000000000	1
23	00000000100010	1	00000000100010	1	00000000100010	1	100000000000000	1	100001000000000	1
24	00000000100010	2	00000000100010	2	00000000100010	2	100000000000000	2	100001000000000	2
25	00000000100010	3	00000000100010	3	00000000100010	3	100000000000000	3	100001000000000	3
26	00000000100100	1	00001000000000	1	00000000100100	1	100000000000000	1	100001000000000	1
27	00000000100100	3	00001000000000	3	00000000100100	3	100000000000000	3	100001000000000	3
28	00000000100100	4	00001000000000	4	00000000100100	4	100000000000000	4	100001000000000	4
29	00000000100100	5	00001000000000	5	00000000100100	5	100000000000000	5	100001000000000	5
30	00000000100001	0	00000000100001	0	00000000100001	0	100000000000000	0	100001000000000	1
31	00000000100001	1	00000000100001	1	00000000100001	1	100000000000000	1	100001000000000	3
32	00000000100010	1	00000000100010	1	00000000100010	1	100000000000000	1	100001000000000	4
33	00000000100010	2	00000000100010	2	00000000100010	2	100000000000000	2	100001000000000	5
34	00000000100010	3	00000000100010	3	00000000100010	3	100000000000000	3	100001000000000	0
35	00000000100100	1	00001000000000	1	00000000100100	1	100000000000000	1	100001000000000	1
36	00000000100100	3	00001000000000	3	00000000100100	3	100000000000000	3	100001000000000	1
37	00000000100100	4	00001000000000	4	00000000100100	4	100000000000000	4	100001000000000	2
38	00000000100100	5	00001000000000	5	00000000100100	5	100000000000000	5	100001000000000	3

符号置 状態情報

【図4】

入力値	状態0の7ビット	$x_1^0$	$x_2^0$	$x_3^0$	$x_4^0$	$x_5^0$
39	00000001000001	0	00000001000001	0	01000000000001	0
40	00000001000001	1	00000001000001	1	01000000000001	1
41	00000001000010	1	00000001000001	1	01000000000001	1
42	00000001000010	2	00000001000001	2	01000000000001	2
43	00000001000010	3	00000001000001	3	01000000000001	3
44	00000001000010	1	00000001000001	1	01000000000001	1
45	00000001000010	3	00000001000001	3	01000000000001	3
46	00000001000010	4	00000001000001	4	01000000000001	4
47	00000001000010	5	00000001000001	5	01000000000001	5
48	00000001000010	1	00000001000001	1	01000000000001	1
49	00000001000010	2	00000001000001	2	01000000000001	2
50	00000001000010	3	00000001000001	3	01000000000001	3
51	00000001000010	4	00000001000001	4	01000000000001	4
52	00000001000010	5	00000001000001	5	01000000000001	5
53	00000001000010	1	00000001000001	1	01000000000001	1
54	00000001000010	2	00000001000001	2	01000000000001	2
55	00000001000010	3	00000001000001	3	01000000000001	3
56	00000001000010	4	00000001000001	4	01000000000001	4
57	00000001000010	5	00000001000001	5	01000000000001	5
58	00000001000010	1	00000001000001	1	01000000000001	1
59	00000001000010	2	00000001000001	2	01000000000001	2
60	00000001000010	3	00000001000001	3	01000000000001	3
61	00000001000010	4	00000001000001	4	01000000000001	4
62	00000001000010	5	00000001000001	5	01000000000001	5
63	00000001000010	1	00000001000001	1	01000000000001	1
64	00000001000010	2	00000001000001	2	01000000000001	2
65	00000001000010	3	00000001000001	3	01000000000001	3
66	00000001000010	4	00000001000001	4	01000000000001	4
67	00000001000010	5	00000001000001	5	01000000000001	5
68	00000001000010	1	00000001000001	1	01000000000001	1
69	00000001000010	2	00000001000001	2	01000000000001	2
70	00000001000010	3	00000001000001	3	01000000000001	3
71	00000001000010	4	00000001000001	4	01000000000001	4
72	00000001000010	5	00000001000001	5	01000000000001	5
73	00000001000010	1	00000001000001	1	01000000000001	1
74	00000001000010	2	00000001000001	2	01000000000001	2
75	00000001000010	3	00000001000001	3	01000000000001	3
76	00000001000010	4	00000001000001	4	01000000000001	4
77	00000001000010	5	00000001000001	5	01000000000001	5
78	00000001000010	1	00000001000001	1	01000000000001	1

【図 5】

入力値	状態0の7ビット	$x^1$	$x^2$	$x^3$	$x^4$	$x^5$						
78	00000100000001	0	000010010000	5	000000100000001	0	010000010000001	0	100000000100	3	1000100001000001	1
79	000000100000001	1	000010010000	0	000000100000001	1	010000100000001	1	100000000100	4	1000100001000010	1
80	000000100000010	1	000010010000	1	000000100000010	1	0100000001000010	1	100000000100	5	1000100001000010	2
81	000000100000010	2	000010010000	1	000000100000010	2	0100000001000010	2	100000000100	1	1000100001000010	3
82	000000100000010	3	000010010000	2	000000100000010	3	0100000001000010	3	100000000100	3	1000100001000010	4
83	000000100000010	4	000010010000	3	000000100000010	4	0100000001000010	4	100000000100	4	1000100001000010	5
84	000000100000010	5	000010010000	4	000000100000010	5	0100000001000010	5	100000000100	5	1000100001000010	6
85	000000100000010	6	000010010000	5	000000100000010	6	0100000001000010	6	100000000100	6	1000100001000010	7
86	000000100000010	7	000010010000	6	000000100000010	7	0100000001000010	7	100000000100	7	1000100001000010	8
87	000000100000010	8	000010010000	7	000000100000010	8	0100000001000010	8	100000000100	8	1000100001000010	9
88	000000100000010	9	000010010000	8	000000100000010	9	0100000001000010	9	100000000100	9	1000100001000010	10
89	000000100000010	10	000010010000	9	000000100000010	10	0100000001000010	10	100000000100	10	1000100001000010	11
90	000000100000010	11	000010010000	10	000000100000010	11	0100000001000010	11	100000000100	11	1000100001000010	12
91	000000100000010	12	000010010000	11	000000100000010	12	0100000001000010	12	100000000100	12	1000100001000010	13
92	000000100000010	13	000010010000	12	000000100000010	13	0100000001000010	13	100000000100	13	1000100001000010	14
93	000000100000010	14	000010010000	13	000000100000010	14	0100000001000010	14	100000000100	14	1000100001000010	15
94	000000100000010	15	000010010000	14	000000100000010	15	0100000001000010	15	100000000100	15	1000100001000010	16
95	000000100000010	16	000010010000	15	000000100000010	16	0100000001000010	16	100000000100	16	1000100001000010	17
96	000000100000010	17	000010010000	16	000000100000010	17	0100000001000010	17	100000000100	17	1000100001000010	18
97	000000100000010	18	000010010000	17	000000100000010	18	0100000001000010	18	100000000100	18	1000100001000010	19
98	000000100000010	19	000010010000	18	000000100000010	19	0100000001000010	19	100000000100	19	1000100001000010	20
99	000000100000010	20	000010010000	19	000000100000010	20	0100000001000010	20	100000000100	20	1000100001000010	21
100	000000100000010	21	000010010000	20	000000100000010	21	0100000001000010	21	100000000100	21	1000100001000010	22
101	000000100000010	22	000010010000	21	000000100000010	22	0100000001000010	22	100000000100	22	1000100001000010	23
102	000000100000010	23	000010010000	22	000000100000010	23	0100000001000010	23	100000000100	23	1000100001000010	24
103	000000100000010	24	000010010000	23	000000100000010	24	0100000001000010	24	100000000100	24	1000100001000010	25
104	000000100000010	25	000010010000	24	000000100000010	25	0100000001000010	25	100000000100	25	1000100001000010	26
105	000000100000010	26	000010010000	25	000000100000010	26	0100000001000010	26	100000000100	26	1000100001000010	27
106	000000100000010	27	000010010000	26	000000100000010	27	0100000001000010	27	100000000100	27	1000100001000010	28
107	000000100000010	28	000010010000	27	000000100000010	28	0100000001000010	28	100000000100	28	1000100001000010	29
108	000000100000010	29	000010010000	28	000000100000010	29	0100000001000010	29	100000000100	29	1000100001000010	30
109	000000100000010	30	000010010000	29	000000100000010	30	0100000001000010	30	100000000100	30	1000100001000010	31
110	000000100000010	31	000010010000	30	000000100000010	31	0100000001000010	31	100000000100	31	1000100001000010	32
111	000000100000010	32	000010010000	31	000000100000010	32	0100000001000010	32	100000000100	32	1000100001000010	33
112	000000100000010	33	000010010000	32	000000100000010	33	0100000001000010	33	100000000100	33	1000100001000010	34
113	000000100000010	34	000010010000	33	000000100000010	34	0100000001000010	34	100000000100	34	1000100001000010	35
114	000000100000010	35	000010010000	34	000000100000010	35	0100000001000010	35	100000000100	35	1000100001000010	36
115	000000100000010	36	000010010000	35	000000100000010	36	0100000001000010	36	100000000100	36	1000100001000010	37
116	000000100000010	37	000010010000	36	000000100000010	37	0100000001000010	37	100000000100	37	1000100001000010	38
117	000000100000010	38	000010010000	37	000000100000010	38	0100000001000010	38	100000000100	38	1000100001000010	39
118	000000100000010	39	000010010000	38	000000100000010	39	0100000001000010	39	100000000100	39	1000100001000010	40

【図6】

入力値	状態0の7-1	a <sup>1</sup>	a <sup>2</sup>	a <sup>3</sup>	a <sup>4</sup>	a <sup>5</sup>
119	00000100001001	0	00000100001001	0	00000100001001	0
120	00000100001001	1	00000100001001	1	00000100001001	1
121	00000100001000	1	00000100001000	1	00000100001000	1
122	00000100001000	3	00000100001000	3	00000100001000	3
123	00000100001000	4	00000100001000	4	00000100001000	4
124	00000100001000	5	00000100001000	5	00000100001000	5
125	00000100001000	0	00000100001000	0	00000100001000	0
126	00000100001001	1	00000100001001	1	00000100001001	1
127	00000100001010	1	00000100001010	1	00000100001010	1
128	00000100001010	2	00000100001010	2	00000100001010	2
129	00000100001010	3	00000100001010	3	00000100001010	3
130	00000100001000	1	00000100001000	1	00000100001000	1
131	00000100001000	3	00000100001000	3	00000100001000	3
132	00000100001000	4	00000100001000	4	00000100001000	4
133	00000100001000	5	00000100001000	5	00000100001000	5
134	00000100001000	0	00000100001000	0	00000100001000	0
135	00000100001001	1	00000100001001	1	00000100001001	1
136	00000100001010	1	00000100001010	1	00000100001010	1
137	00000100001010	2	00000100001010	2	00000100001010	2
138	00000100001010	3	00000100001010	3	00000100001010	3
139	00000100000001	0	00000100000001	0	00000100000001	0
140	00000100000001	1	00000100000001	1	00000100000001	1
141	000000001000100	1	000000001000100	1	000000001000100	1
142	000000001000100	3	000000001000100	3	000000001000100	3
143	000000001000100	4	000000001000100	4	000000001000100	4
144	000000001000100	5	000000001000100	5	000000001000100	5
145	000000001000100	1	000000001000100	1	000000001000100	1
146	000000001000100	3	000000001000100	3	000000001000100	3
147	000000001000100	4	000000001000100	4	000000001000100	4
148	000000001000100	5	000000001000100	5	000000001000100	5
149	000000001000100	1	000000001000100	1	000000001000100	1
150	000000001000100	3	000000001000100	3	000000001000100	3
151	000000001000100	4	000000001000100	4	000000001000100	4
152	000000001000100	5	000000001000100	5	000000001000100	5
153	000000001000100	4	000000001000100	4	000000001000100	4
154	000000001000100	5	000000001000100	5	000000001000100	5
155	000000001000100	1	000000001000100	1	000000001000100	1
156	000000001000100	3	000000001000100	3	000000001000100	3
157	000000001000100	1	000000001000100	1	000000001000100	1
158	000000001000100	3	000000001000100	3	000000001000100	3

【図 7】

入力値	状態0のデフォルト	$\pi_1$	$\pi_2$	$\pi_3$	$\pi_4$	$\pi_5$						
159	000000000010000	4	000100010010001	1	010000000010000	4	010001000000010	1	010000000010000	4	100100000100000	4
160	000000000010000	5	000100010010010	1	010000000010000	5	010001000000010	2	010000000010000	5	100100000100000	5
161	000000000010001	0	000100010010010	2	0100010000001001	0	010001000000010	3	0100010000001001	0	100100000100000	0
162	000000000010001	1	000100010010010	3	0100010000001001	1	010001000000010	1	0100010000001001	1	100100000100001	1
163	000000000010010	1	0000100000010000	1	0100000000100000	1	010001000000010	3	0100000000100000	3	100100000100010	1
164	000000000010010	2	0000100000010000	3	0100000000100000	3	010001000000010	4	0100000000100000	3	100100000100010	2
165	000000000010010	3	0000100000010000	4	0100000000100000	4	010001000000010	5	0100000000100000	4	100100000100010	3
166	001000001001000	1	0000100000100000	5	0100000000100000	5	001000001001000	1	0100000000100000	5	100100000100100	3
167	001000001001000	3	0001000000000100	1	0100010000010001	0	001000001001000	3	0100010000010001	0	100100000100100	3
168	001000001001000	4	0001000000000100	3	0100010000010001	1	001000001001000	4	0100000001001000	1	100100000100100	4
169	001000001001000	5	0001000000000100	4	0100010000010010	1	001000001001000	5	0100010000010010	1	100100000100100	5
170	001000001001001	0	0001000000000100	5	0100010000010010	2	001000001001001	0	0100010000010010	2	100100001000000	1
171	001000001001001	1	0001000000000001	0	0100010000010010	3	001000001001001	1	0100010000010010	3	100100001000000	3
172	001000001000001	0	000100001000001	1	010000001000000	3	001000010000001	0	010000010000001	0	100100001000000	4
173	001000001000001	1	000100100001001	0	010000001000000	4	001000010000001	1	010000010000000	1	100100001000000	5
174	001000001000001	1	000100100001001	1	010000001000000	5	001000010000001	2	010000001000000	2	100100001000000	1
175	001000001000010	2	000100100001010	2	0100010001000001	0	001000010000010	3	0100010001000001	0	100100001000010	1
176	001000001000010	3	000100100001010	3	0100010001000001	1	001000010000010	1	0100010001000001	1	100100001000010	2
177	001000001000010	1	000100100001010	1	0100010001000001	1	001000010000010	3	0100010001000001	1	100100001000010	3
178	001000001000010	3	000100000000000	1	0100010001000001	1	001000010000010	4	0100010001000001	1	100100001000010	4
179	001000001000010	4	000100000000000	3	0100010001000010	2	001000010000010	2	0100000100000100	2	100100001000010	5
180	001000001000010	5	000100000000000	4	0100010001000010	3	001000010000010	5	0100010001000010	3	100100001000010	3
181	001000001000010	1	000100000000000	5	0100010001000010	1	001000010000010	1	0100010001000001	1	100100001000010	4
182	001000001000010	3	000100000010000	1	0100010001000010	3	001000010000010	3	0100010001000010	3	100100001000010	5
183	001000001000010	4	000100000010000	3	0100010001000010	4	001000010000010	4	0100010001000010	4	100100001000010	1
184	001000001000010	5	000100000010000	4	0100010001000010	5	001000010000010	5	0100010001000010	5	100100001000010	3
185	001000001000010	0	000100000010000	5	0100010001000000	1	001000010000001	0	0100010001000000	1	100100001000010	4
186	001000001000010	0	000100000000000	0	0100010001000000	3	001000010000001	1	0100010001000000	3	100100001000010	5
187	001000001000010	1	000100000000001	1	0100010001000000	4	001000010000001	1	0100010001000000	4	100100001000010	0
188	001000001000010	3	000100000010010	1	0100010001000000	5	001000010000001	3	0100010001000000	5	100100001000010	1
189	001000001000010	4	000100000010000	3	0100010001000001	0	001000010000001	4	0100010001000001	0	100100001000000	3
190	001000001000010	5	000100000010000	4	0100010001000001	1	001000010000001	5	0100010001000001	1	100100001000000	5
191	001000001000010	0	000100000010000	5	0100010001000000	1	001000010000001	0	0100010001000000	0	100100001000000	4
192	001000001000010	1	000100000000001	0	0100010001000000	2	001000010000001	1	0100010001000000	2	100100001000000	1
193	001000001000010	1	000100000000001	1	0100010001000000	3	001000010000001	3	0100010001000000	3	100100001000000	1
194	001000001000010	2	000100000000010	1	0100010001000000	4	001000010000001	4	0100010001000000	4	100100001000000	2
195	001000001000010	3	000100000000010	2	0100010001000000	5	001000010000001	5	0100010001000000	5	100100001000000	3
196	001000001000000	3	000100000000010	3	0100010001000000	4	001000010000000	3	0100010001000000	3	100100001000000	4
197	001000001000000	5	000100000000000	3	0100010001000000	5	001000010000000	5	0100010001000000	5	100100001000000	1
198	001000001000000	4	000100000000000	5	0100010001000000	1	001000010000000	4	0100010001000000	4	100100001000000	3

【図 8】

入力値	状態 0 のエントリ	"1"	"2"	"3"	"4"	"5"
199	0010001000000001	0	0001001000000000	4	0100010010010000	3
200	0010001000000001	1	0001001000100000	0	0100010010010000	4
201	0010001000000010	1	0001001000100000	1	0100010010010000	5
202	0010001000000010	2	0010000000000001	0	0100000000000000	0
203	0010001000000010	3	0010000000000001	1	0100000000000001	1
204	0010001000000010	1	0010000000000010	0	0100000000000001	0
205	0010001000000010	3	0001000010000000	1	0100100000000001	1
206	0010001000000010	4	0001000010000000	3	0100100000000010	1
207	0010001000000010	5	0001000010000000	4	0100100000000010	2
208	0010001000000010	1	0001000010000000	5	0100100000000010	3
209	0010001000000010	3	0010000000000001	1	0100100000000000	1
210	0010001000000010	4	0010000000000001	3	0100100000000000	3
211	0010001000000010	5	0010000000000001	4	0100100000000000	4
212	0010001000000010	0	0010000000000001	5	0100100000000000	5
213	0010001000000010	1	0010000000000001	0	0100100000000001	1
214	0010001000000010	1	0010000000000001	1	0100100000000001	1
215	0010001000000010	3	0010000000000001	1	0100100000000001	2
216	0010001000000010	4	0010000000000001	3	0100100000000001	3
217	0010001000000010	5	0010000000000001	4	0100100000000001	3
218	0010001000000010	0	0010000000000001	5	0100100000000001	5
219	0010001000000010	1	0010000000000001	1	0100100000000001	4
220	0010001000000010	1	0010000000000001	1	0100100000000001	0
221	0010001000000010	2	0010000000000001	1	0100100000000001	1
222	0010001000000010	3	0010000000000001	2	0100100000000001	2
223	0010001000000010	1	0010000000000001	3	0100100000000001	3
224	0010001000000010	3	0001001000100000	1	0100100000000001	1
225	0010001000000010	4	0001001000100000	3	0100100000000001	3
226	0010001000000010	5	0001001000100000	4	0100100000000001	4
227	0010001000000010	0	0001001000100000	5	0100100000000001	5
228	0010001000000010	1	0010000000000001	0	0100100000000001	1
229	0010001000000010	1	0010000000000001	1	0100100000000001	3
230	0010001000000010	2	0010000000000001	1	0100100000000001	4
231	0010001000000010	3	0010000000000001	2	0100100000000001	5
232	0010001000000010	1	0010000000000001	3	0100100000000001	0
233	0010001000000010	3	0010000000000001	1	0100100000000001	1
234	0010001000000010	4	0010000000000001	3	0100100000000001	1
235	0010001000000010	5	0010000000000001	4	0100100000000001	3
236	0010001000000001	0	0010000000000001	5	0100100000000001	4
237	0010001000000001	1	0001001000100000	0	0100100000000001	5
238	0010001000000010	1	0001001000100000	1	0100100000000001	0

【図9】

入力値	状態0のデフォルト	2 <sup>1</sup>	2 <sup>2</sup>	2 <sup>3</sup>	2 <sup>4</sup>	2 <sup>5</sup>						
239	0010010000000010	2	0001001001000010	1	010010000100100	4	0010010000000010	2	010010000100100	4	1001001000100001	1
240	0010010000000010	3	0001001001000010	2	010010000100100	5	0010010000000010	3	010010000100100	5	100100100010010	1
241	0010010000000010	1	0001001001000010	3	0100100010000000	1	0010010000000010	1	0100100010000000	1	100100100010010	2
242	0010010000000010	3	0010000000100000	1	010010001000000	3	0010010000000010	3	0100100010000000	3	100100100010010	3
243	0010010000000010	4	0010000000100000	3	010010001000000	4	0010010000000010	4	0100100010000000	4	1001001000100000	1
244	0010010000000010	5	0010000000100000	4	010010001000000	5	0010010000000010	5	0100100010000000	5	1001001000100000	3
245	0010010000000010	1	0010000000100000	5	010010001000001	0	0010010000000010	1	0100100010000001	0	1001001000100000	4
246	0010010000000010	3	0010000000100000	1	010010001000001	1	0010010000000010	3	0100100010000001	1	1001001000100000	5
247	0010010000000010	4	0010000000100000	3	0100100010000010	1	0010010000000010	4	0100100010000010	1	1001001000100001	0
248	0010010000000010	5	0010000000100000	4	0100100010000010	2	0010010000000010	5	0100100010000010	2	1001001000100001	1
249	0010010000000010	0	0010000000100000	5	0100100010000010	3	0010010000000010	0	0100100010000010	3	1001001000100010	1
250	0010010000000010	1	0010000000100000	0	010010001000001	0	0010010000000010	1	010010001000001	0	1001001000100010	2
251	0010010000000010	1	0010000000100000	1	010010001000001	1	0010010000000010	1	010010001000001	1	100100100010010	3
252	0010010000000010	3	0010000000100000	1	010010001000000	3	0010010000000010	3	010010001000000	3	1001001000100100	1
253	0010010000000010	4	0010000000100000	3	010010001000000	5	0010010000000010	4	010010001000000	5	1001001000100100	3
254	0010010000000010	5	0010000000100000	4	010010001000000	4	0010010000000010	5	010010001000000	4	1001001000100100	4
255	0000100000000000	5	0010000010000000	5	010010000000000	5	010010000000000	5	010010001000000	5	1001001000100100	5

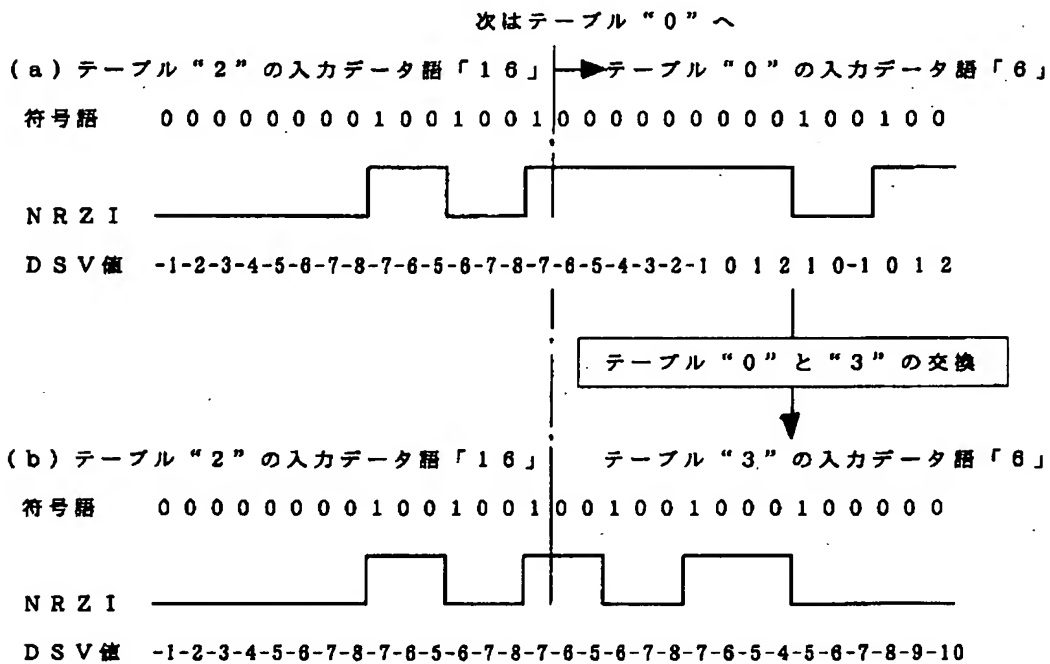
\*1 前のデータ題のゼロラン長が6以下の時  
7以上の時

\*2 前のデータ題のゼロラン長が7または8以外  
7または8の時

【図10】

ケース	LSB側のゼロラン長	次にとりうる状態
0	0	0, 1
1	1	1, 2, 3
2	2~6	1, 3, 4, 5
3	7, 8	3, 4, 5
4	9, 10	4, 5

【図11】



【図 12】

同期信号テーブル 132

偶奇性 →

SY<sub>n-1t</sub> 側 | SY<sub>n-2t</sub> 側 (但し、nは0~5)

↓

State = 0												
	1	bit	13	14	bit	30	1	bit	13	14	bit	30
SY0	000000	100001000100	10000000000000	1000	00000000000000000000	1000	0000000000	100000	10000000000000	1000	00000000000000000000	1000
SY1	000000	1000000100100	10000000000000	1000	00000000000000000000	1000	0000000000	100000	10000000000000	1000	00000000000000000000	1000
SY2	000000	10000001001000	10000000000000	1000	00000000000000000000	1000	000000010000000	100000	10000000000000	1000	00000000000000000000	1000
SY3	000000	10000010010000	10000000000000	1000	00000000000000000000	1000	000000100000000	100000	10000000000000	1000	00000000000000000000	1000
SY4	000000	10000010000100	10000000000000	1000	00000000000000000000	1000	0010000100100	100000	10000000000000	1000	00100000000000000000	1000
SY5	000000	10000010001000	10000000000000	1000	00000000000000000000	1000	0010001000100	100000	10000000000000	1000	00100000000000000000	1000

State = 1												
	1	bit	13	14	bit	30	bit	14	bit	30		
SY0	0000	1000000100	10000000000000	1000	00001000000000	1000	00001000000000	10000000000000	1000	00000000000000000000	1000	
SY1	0000	1000010000	10000000000000	1000	0000100100100	1000	0000100100100	10000000000000	1000	00000000000000000000	1000	
SY2	0000	100010010000	10000000000000	1000	00010000000000	1000	00010000000000	10000000000000	1000	00000000000000000000	1000	
SY3	0000	100100100000	10000000000000	1000	0001000100100	1000	0001000100100	10000000000000	1000	00000000000000000000	1000	
SY4	0001	100000000100	10000000000000	1000	0001001000100	1000	0001001000100	10000000000000	1000	00000000000000000000	1000	
SY5	0001	100000001000	10000000000000	1000	0001001001000	1000	0001001001000	10000000000000	1000	00000000000000000000	1000	

State = 2												
	1	bit	13	14	bit	30	1	bit	13	14	bit	30
SY0	000000	100000100100	10000000000000	1000	00000000000000000000	1000	0000000000	100000	10000000000000	1000	00000000000000000000	1000
SY1	000000	1000000100100	10000000000000	1000	00000000000000000000	1000	00000000100000	100000	10000000000000	1000	00000000000000000000	1000
SY2	000000	10000001001000	10000000000000	1000	00000000000000000000	1000	00000001000000	100000	10000000000000	1000	00000000000000000000	1000
SY3	000000	10000010010000	10000000000000	1000	00000000000000000000	1000	0100010000100	100000	10000000000000	1000	00000000000000000000	1000
SY4	000000	10000010000100	10000000000000	1000	00000000000000000000	1000	0100010001000	100000	10000000000000	1000	00000000000000000000	1000
SY5	000000	10000010001000	10000000000000	1000	00000000000000000000	1000	0100010010000	100000	10000000000000	1000	00000000000000000000	1000

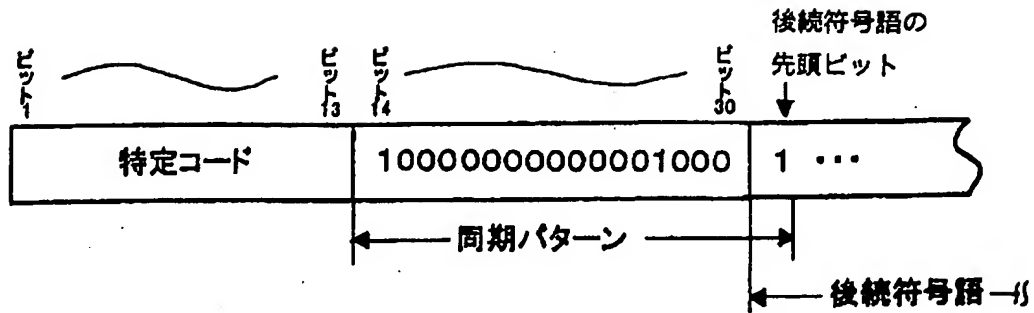
State = 3												
	1	bit	13	14	bit	30	bit	14	bit	30		
SY0	0100	000000000100	10000000000000	1000	0010010000100	1000	0010010000100	10000000000000	1000	00000000000000000000	1000	
SY1	0100	000000010000	10000000000000	1000	0010010001000	1000	0010010001000	10000000000000	1000	00000000000000000000	1000	
SY2	0100	0000000010000	10000000000000	1000	0010010010000	1000	0010010010000	10000000000000	1000	00000000000000000000	1000	
SY3	0100	0000000001000	10000000000000	1000	0100000100100	1000	0100000100100	10000000000000	1000	00000000000000000000	1000	
SY4	0100	000001000000	10000000000000	1000	0100001000100	1000	0100001000100	10000000000000	1000	00000000000000000000	1000	
SY5	0100	000001000000	10000000000000	1000	0100001001000	1000	0100001001000	10000000000000	1000	00000000000000000000	1000	

State = 4												
	1	bit	13	14	bit	30	1	bit	13	14	bit	30
SY0	1000	000000000100	10000000000000	1000	0100100100000	1000	0100100100000	10000000000000	1000	00000000000000000000	1000	
SY1	1000	0000000001000	10000000000000	1000	1000001000100	1000	1000001000100	10000000000000	1000	00000000000000000000	1000	
SY2	1000	0000000010000	10000000000000	1000	1000001001000	1000	1000001001000	10000000000000	1000	00000000000000000000	1000	
SY3	1000	0000000100000	10000000000000	1000	0100010000100	1000	0100010000100	10000000000000	1000	00000000000000000000	1000	
SY4	1000	000001000000	10000000000000	1000	0100010001000	1000	0100010001000	10000000000000	1000	00000000000000000000	1000	
SY5	1000	000001000000	10000000000000	1000	0100010010000	1000	0100010010000	10000000000000	1000	00000000000000000000	1000	

State = 5												
	1	bit	13	14	bit	30	bit	14	bit	30		
SY0	1000	100000000000	10000000000000	1000	1000010000100	1000	1000010000100	10000000000000	1000	00000000000000000000	1000	
SY1	1000	1000100100100	10000000000000	1000	1000010001000	1000	1000010001000	10000000000000	1000	00000000000000000000	1000	
SY2	1001	000000000000	10000000000000	1000	1000010010000	1000	1000010010000	10000000000000	1000	00000000000000000000	1000	
SY3	1001	0001000100100	10000000000000	1000	1000100000100	1000	1000100000100	10000000000000	1000	00000000000000000000	1000	
SY4	1001	001001000100	10000000000000	1000	1000100001000	1000	1000100001000	10000000000000	1000	00000000000000000000	1000	
SY5	1001	001001001000	10000000000000	1000	1000100010000	1000	1000100010000	10000000000000	1000	00000000000000000000	1000	

\*同期信号に後続の符号の先頭ビットは必ず "1"

【図 1 3】



【図 1 4】

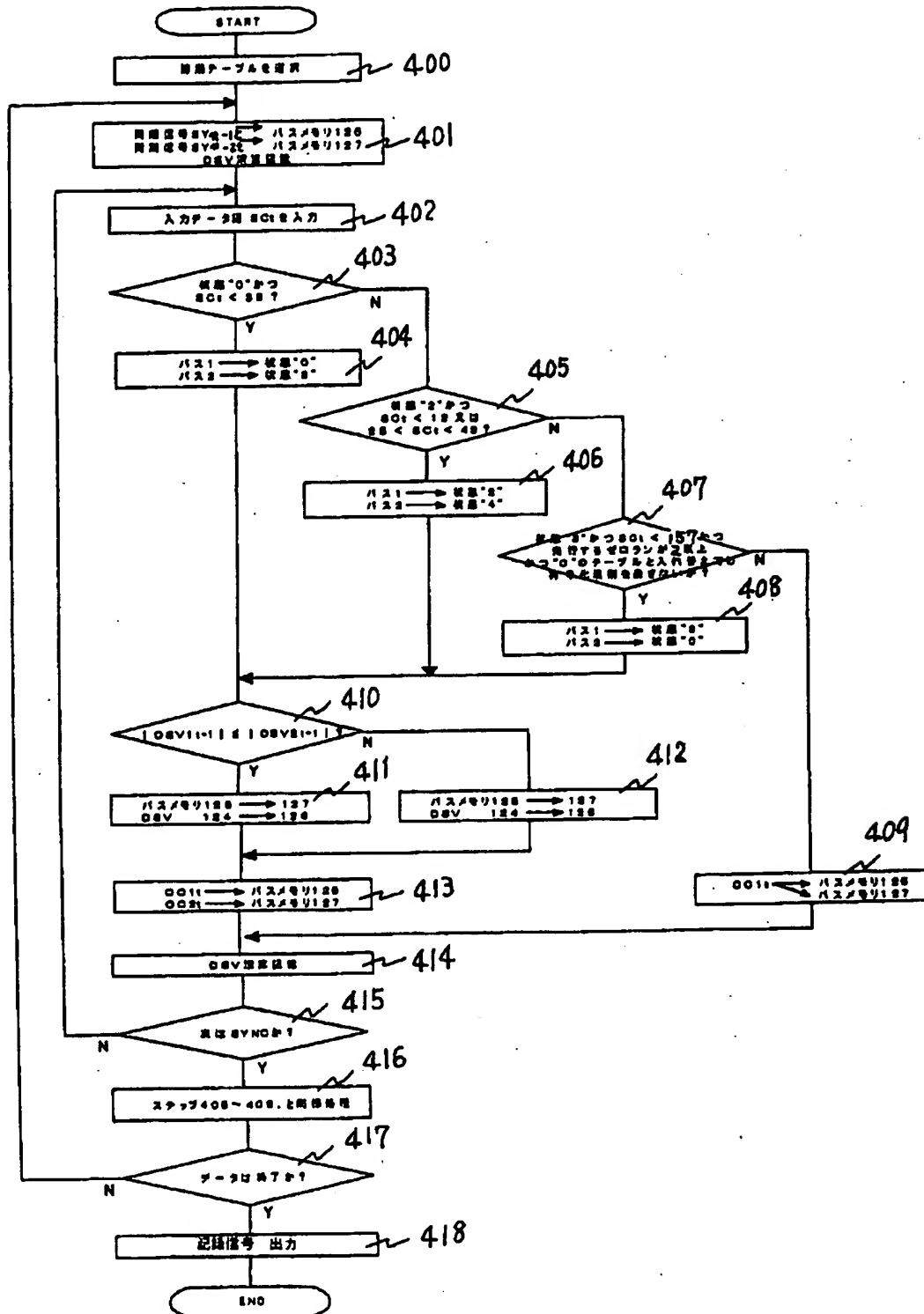
列方向

	30	1365	30	1365	30	1365	30	1365
13行	SY 0		SY 5		SY 5		SY 5	
	SY 1		SY 1		SY 1		SY 1	
	SY 2		SY 2		SY 2		SY 2	
	SY 3		SY 3		SY 3		SY 3	
	SY 1		SY 2		SY 2		SY 1	
	SY 2		SY 3		SY 3		SY 2	
	SY 3		SY 1		SY 1		SY 3	
	SY 1		SY 4		SY 4		SY 1	
	SY 2		SY 1		SY 1		SY 2	
	SY 3		SY 4		SY 4		SY 3	
	SY 1		SY 3		SY 3		SY 1	
	SY 2		SY 4		SY 4		SY 2	
	SY 3		SY 2		SY 2		SY 3	
	SB		SB		SB		SB	

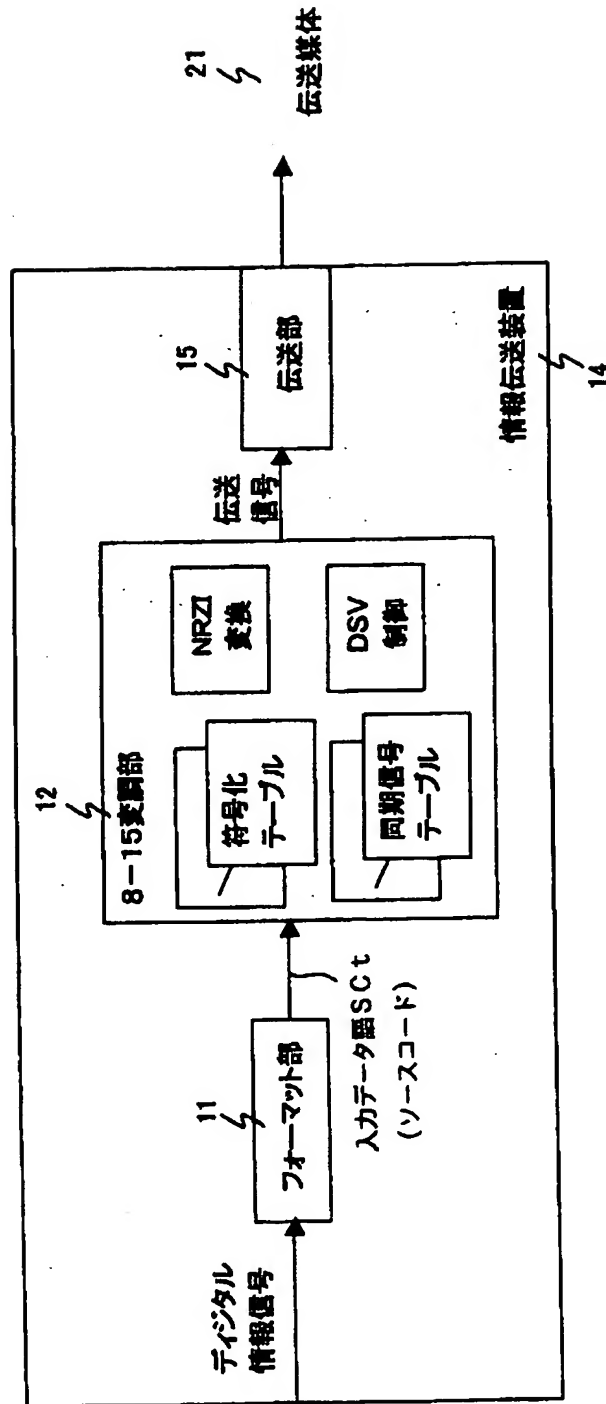
1 セクタ分のフォーマット

【図15】

8-15 変調時のDSV制御フローチャート



【図 16】



【書類名】 要約書

【要約】

【課題】 符号語列に再生データ復号用の同期信号を挿入する。

【解決手段】  $p$  ビットの入力データ語を複数の符号化テーブルを用いて  $q$  ビット（ただし、 $q > p$ ）の符号語に変換し、この符号語同士を直接結合した符号語列を光ディスクや磁気ディスクなどの記録媒体に記録して再生したり、又は、符号語列を伝送部を介して伝送する際に、同期フレームは、同期信号と、最小ランレングス及び最大ランレングスの制約を満たす符号語列とからなり、上記同期信号は、所定のランレングス制限規則を満たす符号語列に対して分離可能であり、且つ、1セクタ内における位置を識別するための特定コードと、所定のランレングス制限規則における最大ラン長よりも1T以上大なるラン長の第1ビットパターン及びこの第1ビットパターンに続いて最小ラン長よりも大なるラン長の第2ビットパターンとからなる同期パターンとで構成した。

【選択図】 図13

出 願 人 履 歴 情 報

識別番号 [000004329]

1. 変更年月日 1990年 8月 8日

[変更理由] 新規登録

住 所 神奈川県横浜市神奈川区守屋町3丁目12番地

氏 名 日本ビクター株式会社